

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-319342

(43) 公開日 平成9年 (1997) 12月12日

(51) Int. Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/36			G 0 9 G 3/36	
G 0 2 F 1/133	5 7 5		G 0 2 F 1/133 5 7 5	

審査請求 未請求 請求項の数14 O L (全 31 頁)

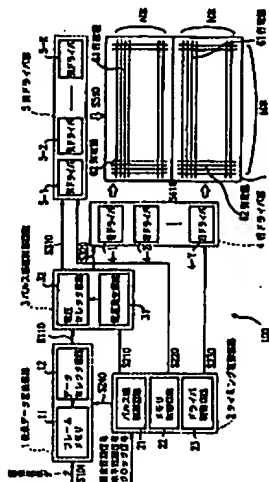
(21) 出願番号	特願平9-5110	(71) 出願人	000005049 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号
(22) 出願日	平成9年 (1997) 1月14日	(72) 発明者	安西 教生 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
(31) 優先権主張番号	特願平8-70785	(74) 代理人	弁理士 山本 秀策
(32) 優先日	平8 (1996) 3月26日		
(33) 優先権主張国	日本 (J P)		

(54) 【発明の名称】 液晶表示装置及び液晶表示装置の駆動方法

(57) 【要約】

【課題】 画像のチラツキや表示ムラを抑制し、且つ回路規模の増大を招くことなく、多階調表示を可能とする表示装置及びその駆動方法を提供する。

【解決手段】 1フレームの入力画像データを受け取り、1フレーム期間における各走査電極の選択期間を、入力画像データの階調ビット数と同数以上のサブフレームに分割し、該階調ビットに応じて各サブフレーム毎に2値データを割り当てた2値表示データを生成する表示データ変換手段と、該表示データ変換手段における各サブフレームの分割幅を制御し、各サブフレーム毎に所定のサブフレーム期間を独立に設定するパルス幅制御手段と、該2値表示データに対して各サブフレーム毎に所定の電圧振幅を独立に設定し、各サブフレーム毎に所定の電圧値を有する表示信号を生成するパルス振幅制御手段と、を備えており、この事により該階調ビットに応じた実効電圧を液晶層に印加する。



【特許請求の範囲】

【請求項1】 走査信号が印加される複数の行電極と、該複数の行電極に交差するように配置され、表示信号が印加される複数の列電極と、該行電極と列電極との間に挟持され、該行電極と該列電極との交差部において該行電極と該列電極との間に印加される実効電圧値に応答して表示を行う液晶層と、を有する液晶パネルを用いる液晶表示装置であって、該装置は、

1フレームの入力画像データを受け取り、該1フレームの期間において各走査電極に該走査信号が印加される選択期間を、該入力画像データの階調を表す階調ビット数と同数以上のサブフレームに分割し、該階調ビットに応じて各サブフレーム毎に2値データを割り当てた2値表示データを生成する表示データ変換手段と、該表示データ変換手段における各サブフレームの分割幅を制御し、各サブフレーム毎に所定のサブフレーム期間を独立に設定するパルス幅制御手段と、該2値表示データに対して各サブフレーム毎に所定の電圧振幅を独立に設定して該2値表示データを変換することにより、各サブフレーム毎に所定の電圧値を有する表示信号を生成するパルス振幅制御手段と、を備えており、この事により、該入力画像データの階調ビットに応じた実効電圧が該液晶層に印加され、該入力画像データの階調表示が行なわれる、液晶表示装置。

【請求項2】 前記入力画像データの1フレーム期間において前記行電極のそれぞれは複数回走査され、前記選択期間は、各行電極において、該複数回の走査によって前記走査信号が該行電極に印加される期間の合計である、請求項1に記載の液晶表示装置。

【請求項3】 前記行電極は、順次1本ずつ選択されて前記走査信号が印加される、請求項1及び2のいずれかに記載の液晶表示装置。

【請求項4】 前記行電極は、複数あるいは全数が同時に選択されて前記走査信号が印加される、請求項1及び2のいずれかに記載の液晶表示装置。

【請求項5】 複数の行電極と、該複数の行電極に交差するように配置された複数の列電極と、該行電極と列電極との間に挟持され、該行電極と該列電極との交差部において該行電極と該列電極との間に印加される実効電圧値に応答して表示を行う液晶層と、を有する液晶パネルを用いる液晶表示装置であって、該装置は、

1フレームの入力画像データを受け取り、該1フレームの期間において各走査電極に該走査信号が印加される選択期間を、該入力画像データの階調を表す階調ビット数と同数以上のサブフレームに分割し、該階調ビットに応

じて各サブフレーム毎に2値データを割り当てた2値表示データを生成する表示データ変換手段と、該表示データ変換手段における各サブフレームの分割幅を制御し、各サブフレーム毎に所定のサブフレーム期間を独立に設定するパルス幅制御手段と、所定の直交行列を用いて該2値表示データを直交変換し、変換表示データを生成する直交変換手段と、該変換表示データに対して各サブフレーム毎に所定の電圧振幅を独立に設定して該変換表示データを変換することにより、各サブフレーム毎に所定の電圧値を有する表示信号を生成するパルス振幅制御手段と、該複数の列電極に該表示信号を印加する列ドライバと、該直交行列に基づいて走査信号を生成する手段と、該複数の行電極のうち少なくとも所定数の行電極を同時に選択し、該所定数の行電極に該走査信号を印加する行ドライバと、を備えており、この事により、該直交変換の逆変換が該液晶パネル上で行なわれ、該入力画像データの階調ビットに応じた実効電圧が該液晶層に印加されて該入力画像データの階調表示が行なわれる、液晶表示装置。

【請求項6】 複数の行電極と、該複数の行電極に交差するように配置された複数の列電極と、該行電極と列電極との間に挟持され、該行電極と該列電極との交差部において該行電極と該列電極との間に印加される実効電圧値に応答して表示を行う液晶層と、を有する液晶表示装置を駆動する方法であって、該方法は、

1フレームの入力画像データを受け取り、該1フレームの期間において各走査電極に走査信号が印加される選択期間を、該入力画像データの階調を表す階調ビット数と同数以上のサブフレームに分割するステップと、該サブフレームに分割するステップにおける分割幅を制御し、各サブフレーム毎に所定のサブフレーム期間を独立に設定するステップと、該入力画像データの階調ビットに応じて各サブフレーム毎に2値データを割り当てた2値表示データを生成するステップと、該2値表示データに対して各サブフレーム毎に所定の電圧振幅を独立に設定して該2値表示データを変換することにより、各サブフレーム毎に所定の電圧値を有する表示信号を生成するステップと、各行電極に該走査信号を印加するステップと、該走査信号の印加に同期して該複数の列電極に該表示信号を印加するステップと、を含んでおり、この事により、該入力画像データの階調ビットに応じた実効電圧が該液晶層に印加され、該入力画像データの階調表示が行なわれる、

液晶表示装置の駆動方法。

【請求項7】 前記走査信号を印加するステップは、前記入力画像データの1フレーム期間において各行電極に対して複数回行なわれ、

前記選択期間は、各行電極において、該1フレーム期間に該複数回印加される該走査信号の印加期間の合計である、請求項6に記載の液晶表示装置の駆動方法。

【請求項8】 前記走査信号を印加するステップは、前記行電極を順次一本ずつ選択して行なわれる、請求項6及び7のいずれかに記載の液晶表示装置の駆動方法。

【請求項9】 前記走査信号を印加するステップは、前記行電極を複数あるいは全数同時に選択して行なわれる、請求項6及び7のいずれかに記載の液晶表示装置の駆動方法。

【請求項10】 複数の行電極と、
該複数の行電極に交差するように配置された複数の列電極と、
該行電極と列電極との間に挟持され、該行電極と該列電極との交差部において該行電極と該列電極との間に印加される実効電圧値に応答して表示を行う液晶層と、
を有する液晶表示装置の駆動方法であって、該方法は、
1フレームの入力画像データを受け取り、該1フレームの期間において各走査電極に走査信号が印加される選択期間を、該入力画像データの階調を表す階調ビット数と同数以上のサブフレームに分割するステップと、
該サブフレームに分割するステップにおける分割幅を制御し、各サブフレーム毎に所定のサブフレーム期間を独立に設定するステップと、
該入力画像データの階調ビットに応じて各サブフレーム毎に2値データを割り当てた2値表示データを生成するステップと、
所定の直交行列を用いて該2値表示データを直交変換し、変換表示データを生成するステップと、
該変換表示データに対して各サブフレーム毎に所定の電圧振幅を独立に設定して該変換表示データを変換することにより、各サブフレーム毎に所定の電圧値を有する表示信号を生成するステップと、
該直交行列に基づいて走査信号を生成するステップと、
該複数の行電極のうち少なくとも所定数の行電極を同時に選択し、該所定数の行電極に該走査信号を印加するステップと、
該走査信号の印加に同期して、複数の列電極に該表示信号を印加するステップと、
を含んでおり、
この事により、該直交変換の逆変換が該液晶パネル上で行なわれ、該入力画像データの階調ビットに応じた実効電圧が該液晶層に印加され、該入力画像データの階調表示が行なわれる、
液晶表示装置の駆動方法。

【請求項11】 走査信号が印加される複数の行電極

と、
該複数の行電極に交差するように配置され、表示信号が印加される複数の列電極と、
該行電極と列電極との間に挟持され、該行電極と該列電極との交差部において該行電極と該列電極との間に印加される実効電圧値に応答して表示を行う液晶層と、
を有する液晶パネルを用いる液晶表示装置であって、該装置は、

1フレームの入力画像データを受け取り、複数フレームの期間において、該入力画像データの階調を表す階調ビット数と同数以上のサブフレームを設定し、該階調ビットに応じて各サブフレーム毎に2値データを割り当てた2値表示データを生成する表示データ変換手段と、
該2値表示データに対して各サブフレーム毎に所定の電圧振幅を独立に設定して該2値表示データを変換することにより、各サブフレーム毎に所定の電圧値を有する表示信号を生成するパルス振幅制御手段と、
を備えており、
この事により、該入力画像データの階調ビットに応じた実効電圧が該液晶層に印加され、該入力画像データの階調表示が行なわれる、
液晶表示装置。

【請求項12】 前記各サブフレームは、前記複数フレームの各々における対応する水平走査期間である、請求項11に記載の液晶表示装置。

【請求項13】 複数の行電極と、
該複数の行電極に交差するように配置された複数の列電極と、
該行電極と列電極との間に挟持され、該行電極と該列電極との交差部において該行電極と該列電極との間に印加される実効電圧値に応答して表示を行う液晶層と、
を有する液晶表示装置を駆動する方法であって、該方法は、

1フレームの入力画像データを受け取り、複数フレームの期間において、該入力画像データの階調を表す階調ビット数と同数以上のサブフレームを設定するステップと、
該入力画像データの階調ビットに応じて各サブフレーム毎に2値データを割り当てた2値表示データを生成するステップと、
該2値表示データに対して各サブフレーム毎に所定の電圧振幅を独立に設定して該2値表示データを変換することにより、各サブフレーム毎に所定の電圧値を有する表示信号を生成するステップと、
各行電極に該走査信号を印加するステップと、
該走査信号の印加に同期して該複数の列電極に該表示信号を印加するステップと、を含んでおり、
この事により、該入力画像データの階調ビットに応じた実効電圧が該液晶層に印加され、該入力画像データの階調表示が行なわれる、

液晶表示装置の駆動方法。

【請求項14】前記各サブフレームは、前記複数フレームの各々における対応する水平走査期間である、請求項13に記載の液晶表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は液晶表示装置及び液晶表示装置の駆動方法に関し、特に、パーソナルコンピュータ、ワードプロセッサをはじめとする各種OA機器やマルチメディア端末、さらにゲーム機器、AV（オーディオビジュアル）機器などに用いられるマトリクス型の液晶表示装置において、階調表示を行なうための駆動回路及び駆動方法に関する。

【0002】

【従来の技術】従来から、実効電圧に対して応答するTN（Twisted Nematic）液晶やSTN（Super Twisted Nematic）液晶を用いた単純マトリクス型液晶表示装置では、線順次駆動方式が採用されてきた。この駆動方式は、走査線としての行電極が1本ずつ順次選択されるよう行電極に走査信号を印加していき、この行電極の選択と同期して、データ線としての列電極には、選択された行電極上の画素の表示データに応じた信号を印加するものである。

【0003】また、近年のマルチメディア化に伴ってSTN液晶の高速応答性が進められる過程において、STN液晶による動画表示の可能性が見え始め、液晶表示のカラー化の実現と共に、STN液晶に対して、テレビジョン画像の表示やアミューズ・メント用画像の表示などカラー多階調表示が求められるようになってきた。

【0004】ところが、従来の線順次駆動方式を適用した高速応答性の液晶表示装置では、液晶パネルの走査線数の増設に伴ってフレームレスポンスの影響がより大きなものとなり、コントラストが低下する。そこで、このような画質の低下を改善するため、フレーム周波数を速めて駆動する場合がある。また、より効果的にフレームレスポンスの影響を緩和する2つの駆動方式が近年提案されている。

【0005】その1つは、表示パネルを構成する全行電極を一斉に選択して駆動する方法であり、アクティブアドレス方式と呼ばれているものである（T. J. Schaffer et al. : "Active Addressing Method for High-Contrast Video-Rate STN Displays", SID 92 DIGEST, pp228~331参照）。

【0006】もう1つは、表示パネルを構成する全行電極を複数のブロックに分割し、各ブロック内の全行電極を同時に選択して駆動する方法であり、複数ライン選択方式と呼ばれているものである（T. N. Ruckmonghan et al. : "A New Add

ressing Technique for Fast Responding STN LCDs", JAPAN DISPLAY '92, p65参照）。

【0007】これら2つの駆動方式による画像表示の基本原理は、共にアダマール行列やウォルシュ行列等に代表される直交行列を用いて、画像表示データの直交変換を行い、直交変換された画像表示データを液晶パネル上で逆変換するというものである。そして、その液晶駆動波形は、1フレーム期間中に複数もしくは全数の行電極を同時に選択する形となっている。このように上記2つの駆動方式では、1フレーム期間内にわたって1本の行電極に対し複数個の小さな走査選択パルスを分散して与えることにより、液晶の累積応答効果を利用して高速応答性と高コントラスト性の両立を図っている。

【0008】ところで、線順次駆動方式の表示装置に対する階調表示方式として、印加する駆動電圧の振幅を一定とし、印加時間だけを変化させるフレーム変調方式やパルス幅変調方式が広く採用されている。

【0009】フレーム変調方式においては、各画素に対しその画素で表示すべき階調に応じて、一定のオン表示電圧またはオフ表示電圧がフレーム単位で選択的に印加される。各画素において複数フレームにわたる時間的な平均をとることにより、オン表示電圧が印加されたフレーム数に応じて、2以上の階調表示を行うことができる。

【0010】また、パルス幅変調方式においては、印加する電圧の電圧振幅（即ち、オン表示電圧及びオフ表示電圧）は同様に一定であり、表示すべき階調に応じて各画素に印加するパルス幅を変調することにより、2以上の階調表示が行なわれる。

【0011】前記複数ラインもしくは全数ライン選択駆動方式の表示装置に対しても、線順次駆動方式の場合と同様に、フレーム変調方式やパルス幅変調方式を使用することができるが、更に、新しい階調表示方式として振幅変調方式が提案されている。この振幅変調方式は、印加時間を一定とし、印加する電圧振幅を変調して2以上の階調表示を行う方法であり、例えば、特開平6-89082号公報や特開平6-138854号公報などに記述されている。

【0012】

【発明が解決しようとする課題】しかしながら、上述の従来の各階調表示方式にはそれぞれ以下のような欠点がある。まず、フレーム変調方式については、所定の階調数を表示するためには（階調数-1）だけのフレーム数が必要となる。そのため、階調数の増加に比例して、使用するフレーム数が増加し、フリッカやウェービングなど画像のチラツキが目立つようになるといった問題が生じる。この変調方式を高速応答性の液晶パネルに採用した場合、これらの問題はより顕著に現れることになる。

【0013】次に、パルス幅変調方式については、所定

の階調数を表示するためには最小パルス幅と最大パルス幅の比率を階調数倍に設定する必要がある。そのため、階調数の増加に伴って最小パルス幅が狭くなる。また、液晶パネルが大型化するに伴って電極抵抗が増大している。そのため、特に大型液晶パネルにおいて高階調表示を行う場合、パルス幅の減少と高抵抗化によって駆動点から遠い場所での駆動電圧信号の波形歪みが大きくなり、表示ムラが発生し易くなるといった問題がある。

【0014】また、振幅変調方式については、階調表示データに対応した所定の電圧振幅を得るために、2乗和計算及び開平方計算を行う複雑で大規模な演算回路と、アナログ値で変化する電圧振幅を出力する高精度な液晶ドライバとが必要になる。従って、このような演算回路及びドライバ回路の付加により回路規模が大きくなるため、その結果、消費電力の増大やコストの上昇等を招くといった問題が生じる。

【0015】本発明は、上記のような問題点を解決するためになされたものであり、フレーム変調方式で生じるような画像のチラツキや、パルス幅変調方式で生じる表示ムラを抑制し、振幅変調方式ほど回路規模の増大を招くことなく、多階調表示を可能とする表示装置及びその駆動方法を得ることを目的とする。

【0016】

【課題を解決するための手段】本発明による液晶表示装置は、走査信号が印加される複数の行電極と、該複数の行電極に交差するように配置され、表示信号が印加される複数の列電極と、該行電極と列電極との間に挟持され、該行電極と該列電極との交差部において該行電極と該列電極との間に印加される実効電圧値にตอบสนองして表示を行う液晶層と、を有する液晶パネルを用いる。該液晶表示装置は、1フレームの入力画像データを受け取り、該1フレームの期間において該走査信号が各走査電極に印加される選択期間を、該入力画像データの階調を表す階調ビット数と同数以上のサブフレームに分割し、該階調ビットに応じて各サブフレーム毎に2値データを割り当てた2値表示データを生成する表示データ変換手段と、該表示データ変換手段における各サブフレームの分割幅を制御し、各サブフレーム毎に所定のサブフレーム期間を独立に設定するパルス幅制御手段と、該2値表示データに対して各サブフレーム毎に所定の電圧振幅を独立に設定して該2値表示データを変換することにより、各サブフレーム毎に所定の電圧値を有する表示信号を生成するパルス振幅制御手段と、を備えており、該入力画像データの階調ビットに応じた実効電圧が該液晶層に印加され、該入力画像データの階調表示が行なわれ、この事により上記目的が達成される。

【0017】1つの実施形態において、前記入力画像データの1フレーム期間において、前記行電極のそれぞれは複数回走査され、前記選択期間は、各行電極において、該複数回の走査によって前記走査信号が該行電極に

印加される期間の合計であってもよい。

【0018】1つの実施形態において、前記行電極は、順次1本ずつ選択されて前記走査信号が印加されてもよい。

【0019】1つの実施形態において、前記行電極は、複数あるいは全数が同時に選択されて前記走査信号が印加されてもよい。

【0020】また、本発明の液晶表示装置は、複数の行電極と、該複数の行電極に交差するように配置された複数の列電極と、該行電極と列電極との間に挟持され、該行電極と該列電極との交差部において該行電極と該列電極との間に印加される実効電圧値にตอบสนองして表示を行う液晶層と、を有する液晶パネルを用いる液晶表示装置であって、該装置は、1フレームの入力画像データを受け取り、該1フレームの期間において該走査信号が各走査電極に印加される選択期間を、該入力画像データの階調を表す階調ビット数と同数以上のサブフレームに分割し、該階調ビットに応じて各サブフレーム毎に2値データを割り当てた2値表示データを生成する表示データ変換手段と、該表示データ変換手段における各サブフレームの分割幅を制御し、各サブフレーム毎に所定のサブフレーム期間を独立に設定するパルス幅制御手段と、所定の直交行列を用いて該2値表示データを直交変換し、変換表示データを生成する直交変換手段と、該変換表示データに対して各サブフレーム毎に所定の電圧振幅を独立に設定して該変換表示データを変換することにより、各サブフレーム毎に所定の電圧値を有する表示信号を生成するパルス振幅制御手段と、該複数の列電極に該表示信号を印加する列ドライバと、該直交行列に基づいて走査信号を生成する手段と、該複数の行電極のうち少なくとも所定数の行電極を同時に選択し、該所定数の行電極に該走査信号を印加する行ドライバと、を備えており、該直交変換の逆変換が該液晶パネル上で行なわれ、該入力画像データの階調ビットに応じた実効電圧が該液晶層に印加されて該入力画像データの階調表示が行なわれ、この事により上記目的が達成される。

【0021】本発明による液晶表示装置の駆動方法は、複数の行電極と、該複数の行電極に交差するように配置された複数の列電極と、該行電極と列電極との間に挟持され、該行電極と該列電極との交差部において該行電極と該列電極との間に印加される実効電圧値にตอบสนองして表示を行う液晶層と、を有する液晶表示装置を駆動する方法である。該駆動方法は、1フレームの入力画像データを受け取り、該1フレームの期間において各走査電極に走査信号が印加される選択期間を、該入力画像データの階調を表す階調ビット数と同数以上のサブフレームに分割するステップと、該サブフレームに分割するステップにおける分割幅を制御し、各サブフレーム毎に所定のサブフレーム期間を独立に設定するステップと、該入力画像データの階調ビットに応じて各サブフレーム毎に2値

データを割り当てた2値表示データを生成するステップと、該2値表示データに対して各サブフレーム毎に所定の電圧振幅を独立に設定して該2値表示データを変換することにより、各サブフレーム毎に所定の電圧値を有する表示信号を生成するステップと、該行電極に該走査信号を印加するステップと、該走査信号の印加に同期して該複数の列電極に該表示信号を印加するステップと、を含んでおり、この事により該入力画像データの階調ビットに応じた実効電圧が該液晶層に印加され、該入力画像データの階調表示が行なわれ、この事により上記目的が達成される。

【0022】1つの実施形態において、前記走査信号を印加するステップは、前記入力画像データの1フレーム期間において各行電極に対して複数回行なわれ、前記選択期間は、各行電極において、該1フレーム期間に該複数回印加される該走査信号の印加期間の合計であってもよい。

【0023】1つの実施形態において、前記走査信号を印加するステップは、前記行電極を順次一本ずつ選択して行なわれてもよい。

【0024】1つの実施形態において、前記走査信号を印加するステップは、前記行電極を複数あるいは全数同時に選択して行なわれてもよい。

【0025】また、本発明による液晶表示装置の駆動方法は、複数の行電極と、該複数の行電極に交差するように配置された複数の列電極と、該行電極と列電極との間に挟持され、該行電極と該列電極との交差部において該行電極と該列電極との間に印加される実効電圧値にตอบสนองして表示を行う液晶層と、を有する液晶表示装置の駆動方法であって、該方法は、1フレームの入力画像データを受け取り、該1フレームの期間において各走査電極に走査信号が印加される選択期間を、該入力画像データの階調を表す階調ビット数と同数以上のサブフレームに分割するステップと、該サブフレームに分割するステップにおける分割幅を制御し、各サブフレーム毎に所定のサブフレーム期間を独立に設定するステップと、該入力画像データの階調ビットに応じて各サブフレーム毎に2値データを割り当てた2値表示データを生成するステップと、所定の直交行列を用いて該2値表示データを直交変換し、変換表示データを生成するステップと、該変換表示データに対して各サブフレーム毎に所定の電圧振幅を独立に設定して該変換表示データを変換することにより、各サブフレーム毎に所定の電圧値を有する表示信号を生成するステップと、該直交行列に基づいて走査信号を生成するステップと、該複数の行電極のうち少なくとも所定数の行電極を同時に選択し、該所定数の行電極に該走査信号を印加するステップと、該走査信号の印加に同期して、複数の列電極に該表示信号を印加するステップと、を含んでおり、この事により、該直交変換の逆変換が該液晶パネル上で行なわれ、該入力画像データの階

調ビットに応じた実効電圧が該液晶層に印加され、該入力画像データの階調表示が行なわれ、この事により、上記目的が達成される。

【0026】本発明による液晶表示装置は、走査信号が印加される複数の行電極と、該複数の行電極に交差するように配置され、表示信号が印加される複数の列電極と、該行電極と列電極との間に挟持され、該行電極と該列電極との交差部において該行電極と該列電極との間に印加される実効電圧値にตอบสนองして表示を行う液晶層と、を有する液晶パネルを用いる液晶表示装置であって、該装置は、1フレームの入力画像データを受け取り、複数フレームの期間において、該入力画像データの階調を表す階調ビット数と同数以上のサブフレームを設定し、該階調ビットに応じて各サブフレーム毎に2値データを割り当てた2値表示データを生成する表示データ変換手段と、該2値表示データに対して各サブフレーム毎に所定の電圧振幅を独立に設定して該2値表示データを変換することにより、各サブフレーム毎に所定の電圧値を有する表示信号を生成するパルス振幅制御手段と、を備えており、該入力画像データの階調ビットに応じた実効電圧が該液晶層に印加され、該入力画像データの階調表示が行なわれ、この事により、上記目的が達成される。

【0027】前記各サブフレームは、前記複数フレームの各々における対応する水平走査期間であってもよい。

【0028】本発明による液晶表示装置の駆動方法は、複数の行電極と、該複数の行電極に交差するように配置された複数の列電極と、該行電極と列電極との間に挟持され、該行電極と該列電極との交差部において該行電極と該列電極との間に印加される実効電圧値にตอบสนองして表示を行う液晶層と、を有する液晶表示装置を駆動する方法である。該方法は、1フレームの入力画像データを受け取り、複数フレームの期間において、該入力画像データの階調を表す階調ビット数と同数以上のサブフレームを設定するステップと、該入力画像データの階調ビットに応じて各サブフレーム毎に2値データを割り当てた2値表示データを生成するステップと、該2値表示データに対して各サブフレーム毎に所定の電圧振幅を独立に設定して該2値表示データを変換することにより、各サブフレーム毎に所定の電圧値を有する表示信号を生成するステップと、各行電極に該走査信号を印加するステップと、該走査信号の印加に同期して該複数の列電極に該表示信号を印加するステップと、を含んでおり、該入力画像データの階調ビットに応じた実効電圧が該液晶層に印加され、該入力画像データの階調表示が行なわれ、この事により上記目的が達成される。

【0029】前記各サブフレームは、前記複数フレームの各々における対応する水平走査期間であってもよい。

【0030】以下、本発明の作用について説明する。

【0031】複数の行電極と複数の列電極との交差部はマトリクス状に配列され、各交差部が画素に対応する。

各交差部の行電極と列電極と間に印加される実効電圧値に応じて液晶層の光学的特性が変調されることによって表示が行なわれる。

【0032】入力される画像表示データの階調を表すデータのビット長（階調ビットのビット数）と同数以上のサブフレームを設け、各サブフレームの期間及び各サブフレームに設定される電圧値を、サブフレーム毎に独立に設定することにより、所定数の階調表示を、従来のフレーム変調方式で必要となるフレーム数以下のサブフレーム数で行うことができる。また、このように各サブフレームの期間及び電圧値を、サブフレーム毎に独立に設定することにより、従来のパルス幅変調方式における階調数の増加に伴う最小パルス幅の減少を回避できる。この事により、画像のチラツキを抑制し、波形歪みに起因する表示ムラを緩和できる。

【0033】また、1フレームの画像データは、各サブフレーム毎に設定された2値表示データとして処理されるため、従来の振幅変調方式で必要となる2乗和計算及

$$V_{rms} = \sqrt{\frac{T_1 V_1^2 + T_2 V_2^2 + \dots + T_k V_k^2 + \dots + T_K V_K^2}{T_1 + T_2 + \dots + T_k + \dots + T_K}}$$

【0038】そして、各サブフレーム T_k 毎に2値表示データ、すなわち、オン表示データとオフ表示データが与えられるものとする。この場合、各サブフレーム T_k における電圧 V_k は、オン表示電圧 V_{on} 及びオフ表示電圧 V_{off} の2値で表される。したがって、式(1)で表される期間 T における実効電圧値 V_{rms} は、下記の式

$$V_{rms}(1) = \sqrt{\frac{T_1 V_{on}^2 + T_2 V_{on}^2 + \dots + T_k V_{on}^2 + \dots + T_K V_{on}^2}{T_1 + T_2 + \dots + T_k + \dots + T_K}}$$

$$V_{rms}(2) = \sqrt{\frac{T_1 V_{off}^2 + T_2 V_{off}^2 + \dots + T_k V_{off}^2 + \dots + T_K V_{off}^2}{T_1 + T_2 + \dots + T_k + \dots + T_K}}$$

.....

$$V_{rms}(2^N) = \sqrt{\frac{T_1 V_{on}^2 + T_2 V_{on}^2 + \dots + T_k V_{on}^2 + \dots + T_K V_{on}^2}{T_1 + T_2 + \dots + T_k + \dots + T_K}}$$

【0040】ただし、マトリクス型の液晶パネルを駆動する場合、各サブフレームでのオン表示電圧 V_{on} とオフ表示電圧 V_{off} との比率 V_{on}/V_{off} （いわゆる選択比）は、液晶パネルを構成する行電極の本数 N により最大値が制限され、その最大選択比 SR_{max} は下記の式(3)で表される。

【0041】

【数3】

び開平計算を行う複雑で大規模な演算回路や、電圧振幅をアナログ値で変化させて出力する高精度な液晶ドライバを除去できる。

【0034】さらに、各サブフレーム毎に独立した電圧振幅を設定することにより、液晶パネルの応答特性や液晶ドライバの耐圧等に合わせた最適な表示装置を構成することが可能となる。

【0035】

【発明の実施の形態】 まず、本発明の基本原理について説明する。

【0036】一般に、ある一定期間 T を K 個のサブフレームに分割し、各サブフレームの期間を T_k 、各サブフレーム T_k において画面に印加される電圧を V_k （ただし、 $k=1, 2, \dots, K$ ）とすると、この期間 T を通じて各画面に印加される実効電圧値 V_{rms} は下記の式(1)で表される。

【0037】

【数1】

(1)

(2)に示すように、各サブフレーム T_k におけるオン・オフに応じて、 2^N 通りの値を取り得ることになる。即ち、期間 T を K 個に分割した場合、 2^N 階調表示が可能となる。

【0039】

【数2】

$$SR_{max} = \sqrt{\frac{N+1}{N-1}} \quad (3)$$

【0042】ここで、式(2)における各サブフレーム期間 T_k のオン表示電圧 V_{on} およびオフ表示電圧 V_{off} を、それぞれ式(4)および式(5)で表されるように一定値 V_o および V_i に設定し、更に、選択比 V_o/V_i が最大値 SR_{max} となるように設定すると、 V_o は式(6)で記述される。これらの式(4)～(6)の条件を満たした場合、従来のフレーム変調方式あるいはパルス幅変調

方式に対応する。

【0043】

$$V_{H1} = V_{H2} = \dots = V_{Hn} = \dots = V_{HK} = V_H$$

【0044】

$$V_{L1} = V_{L2} = \dots = V_{Ln} = \dots = V_{LK} = V_L$$

【0045】

【数6】

$$V_H = SR_{\max} \cdot V_L \quad (6)$$

【0046】次に、各サブフレーム T_i に画像表示データの階調ビットを対応させることを考える。

【0047】まず、比較のために、期間 T を、階調ビットの重みに対応するようにサブフレーム期間 T_i に分割（重み付け分割）して多階調表示をおこなう、いわゆる重み付けパルス幅変調方式について説明する。各サブフ

$$T_1 : T_2 : \dots : T_k : \dots : T_K = 1 : 2 : \dots : 2^k : \dots : 2^{K-1}$$

【0049】例えば、サブフレーム数 K を3とした場合、 $2^3 = 8$ となり、上記の式（4）～（7）を式

（2）式に代入することにより、下記の式（8）に示す

$$V_{rms}(1) = V_L$$

$$V_{rms}(2) = \sqrt{\frac{SR_{\max}^2 + 6}{7}} V_L$$

.....

$$V_{rms}(k) = \sqrt{\frac{(k-1)SR_{\max}^2 + (8-k)}{7}} V_L$$

.....

$$V_{rms}(8) = SR_{\max} V_L$$

【数4】

（4）

【数5】

（5）

レーム期間 T_i は、サブフレーム期間 T_1 に最下位ビットを、サブフレーム期間 T_i に最上位ビットを、というように、サブフレーム期間 T_i が階調ビットの重み順になるように、各階調ビットに対応させられる。各サブフレーム期間 T_i の比率は、下記の式（7）に示すように、各期間 T_i が時間的に階調ビットの重み（桁： 2^{k-1} ）に対応するように設定される。

【0048】

【数7】

（7）

ように、8階調表示を実現することができる。

【0050】

【数8】

（8）

【0051】しかしながら、このような重み付けパルス幅変調方式は、表示すべき階調の数が増加するにつれて最小パルス幅（ T_1 ）が狭くなるため、上述のように表示ムラ等の問題が生じる。例えば、8階調表示の場合、最小パルス幅（最小のサブフレーム期間 T_1 ）は、 $T/7$ 、16階調表示の場合は $T/15$ 、32階調表示の場合は $T/31$ というように、最小パルス幅が急激に減少する。

【0052】また、フレーム変調方式の場合は、最小のサブフレーム期間 T_1 が1フレームにおける1水平走査期間に対応する。従って、例えば、8階調表示の場合は期間 $T = T_1 \times 7$ 、16階調表示の場合は期間 $T = T_1 \times 15$ 、32階調表示の場合は期間 $T = T_1 \times 31$ というように、多階調表示に必要なフレーム数が増加し、上述のようにフリッカ等の表示画像の劣化が生じる。

【0053】本発明は、式（4）～（7）に示されるような、サブフレーム期間 T_i の時間的条件及び印加電圧の条件を取り除くことによって、このような問題を解決するものである。すなわち、期間 T を任意に分割することにより、各サブフレーム期間 T_i を独立に設定し、更

に、各サブフレームごとの電圧値 V_i を可変にして各サブフレーム期間 T_i 毎に任意のオン表示電圧 V_{Hi} とオフ表示電圧 V_{Li} とを設定する。そして、式（2）を用いて 2^k 通りの実効電圧値を計算し、 n （ $\geq K$ ）個のサブフレームにわたって印加される電圧値の総和（実効値）が、階調ビット値（ K ビットの階調ビット列が示す階調レベル）に対応するように、各サブフレームにおける電圧値の条件を設定する。このようにして液晶パネルの応答特性に合わせて設定された電圧値を印加することによって、上述のような問題を引き起こすことなく、所定の階調表示を実現することができる。

【0054】本発明をパルス幅変調方式に適用する場合（実施形態1及び2において説明される）、上述の期間 T は、入力される1画面分（1フレーム分）の画像データを液晶表示パネルに表示するために、入力画像データの1フレーム期間内に1つの走査電極が選択される全期間となる。例えば、シングルスキャン方式の線順次駆動で表示が行なわれる場合、各走査電極における期間 T は入力画像データの1水平期間に対応する。また、デュアルスキャン方式の線順次駆動で表示が行なわれる場合、

通常、液晶パネル上では1フレーム期間に上画面及び下画面共に2回走査される。従って、デュアルスキャン方式の場合、1つの走査線が2回の走査によって選択される全期間Tは、入力画像データの水平期間2つ分に対応する。

【0055】また、本発明をフレーム変調方式に適用する場合（実施形態3において説明される）、各サブフレーム期間 T_k は1水平走査期間 $T_{H,1}$ に対応する。即ち、各サブフレーム期間 T_k は全て等しく設定され（ $T_{H,1}$ ）、各サブフレーム期間 T_k における電圧値 V_k のみを可変とする。各画面において階調表示を行うために時間平均をとるべきフレームの数を n とすると、上述の全期間Tは、 $n \times T_{H,1}$ となる。

【0056】従来のフレーム変調方式では、上記の式（4）及び（5）に示されるように、複数のフレームにわたり、各サブフレーム期間 T_k （水平走査期間 $T_{H,1}$ ）において、一定のオン表示電圧 V_i 及びオフ表示電圧 V_o のいずれかが印加される。従って、上述のように、表示すべき階調数が増加するに従い、平均すべきフレームの数（階調数-1）が増大する。

【0057】本発明の場合、各画面において表示すべき階調に応じ、各サブフレーム期間 T_k において印加される電圧値 V_k を、各サブフレーム期間 T_k （即ち、各フレームにおける対応する水平走査期間）毎に可変として、各サブフレーム毎に独立に設定している。従って、従来に比べ、より少ない数のフレームにわたる時間平均によって所定の階調表示を行うことが可能となる。

【0058】以下、本発明を具体的な実施の形態によって説明する。

【0059】（実施形態1）図1は、本発明の実施形態1による液晶表示装置100を模式的に示している。本実施の形態においては、線順次駆動方式を採用した液晶表示装置100について説明する。

【0060】図1に示されるように、液晶表示装置100は、表示データ変換回路1、タイミング制御回路2、パルス振幅制御回路3、行ドライバ群4、列ドライバ群5、及び液晶パネル6を有している。

【0061】液晶パネル6は、 $2 \times N$ 本の行電極61と、行電極61に交差するように配置されたM本の列電極62とを有しており、これらの交差部がマトリクス状に配列されている。行電極61と列電極62との間には液晶層（図示せず）が挟持されており、各交差部が画面に対応する。各画面における液晶層は、行電極61と列電極62との間に印加される駆動電圧の実効電圧値にตอบสนองしてその光学的状態を変化させることにより、表示を行う。

【0062】表示データ変換回路1には画像データS101が1フレーム単位で入力される。表示データ変換回路1はフレームメモリ11及びデータセクタ回路12を備えており、1フレームを階調ビット長と同数以上の

サブフレームに分割し、入力される画像データを各サブフレーム毎に2値表示データS110として出力する。

【0063】タイミング制御回路2には、垂直同期信号、水平同期信号、及びクロック信号が入力される。タイミング制御回路2は、各サブフレーム毎に独立した期間を設定するパルス幅制御回路21、メモリ制御回路22、及び行ドライバ群4および列ドライバ群5を動作させるタイミング信号を生成するドライバ制御回路23を備えており、システム全体のタイミング制御を行う。パルス幅制御回路21及びメモリ制御回路22からは、表示データ変換回路1の動作を制御する各種の制御信号S240が出力される。

【0064】パルス振幅制御回路3は、電圧発生回路31及び電圧セクタ回路32を備えている。パルス振幅制御回路3は、表示データ変換回路1から出力される2値表示データS110を受け取り、タイミング制御回路2から与えられるタイミング信号S210に基づいて、各サブフレーム毎に独立した電圧振幅を設定する。

【0065】行ドライバ群4は、パルス振幅制御回路3から出力される信号S320及びタイミング制御回路2から与えられる信号S230に基づいて、液晶パネル6の行電極61に走査信号を印加する。同様に、列ドライバ群5は、パルス振幅制御回路3から出力される信号S310及びタイミング制御回路2から与えられる信号S220に基づいて、液晶パネル6の列電極62に入力される画像データS101に応じた表示信号を印加する。

【0066】図1に示すように、液晶パネル6は上下2画面に分割され、それぞれ独立に駆動されるデュアルスキャン型の液晶パネルである。各画面にはN本の行電極が配置されている。行ドライバ群4は、行電極61の本数Nに応じて複数の行ドライバ4-1、4-2、 \dots 、4-Yを有しており、パルス振幅制御回路3から出力される電圧信号S320を走査信号として行電極61に順次印加する。同様に、列ドライバ群5は、列電極62の本数Mに応じて複数の列ドライバ5-1、5-2、 \dots 、5-Xを有しており、パルス振幅制御回路3から出力される電圧信号S310をデータ信号としてM本の列電極62に一斉に印加する。

【0067】上記のように構成される液晶表示装置100において、本実施例では、液晶パネル6として、上下各画面の行電極数Nが240本、列電極数Mが1920本（＝640本XRGB）、しきい値電圧2.3V、及び応答速度（ $\tau_r + \tau_w$ ）130msであるカラー液晶パネルを用いている。以下の説明では、上画面に対して32階調表示を行う場合について説明する。下画面に対しても、上画面と同様にして階調表示が行なわれる。

【0068】図2は、表示データ変換回路1の構成を示しており、図3（a）及び（b）は、表示データ変換回路1の動作の制御を示すタイミングチャートである。

【0069】図2に示すように、表示データ変換回路1

は、フレームメモリ11及びデータセクタ回路12を備えており、フレームメモリ11は、上画面用メモリ及び下画面用メモリ（図示せず）を有している。図2に示されるように、表示データ変換回路1において、信号源から与えられるシングルスキャンモードの画像データS101は、まず、フレームメモリ11に書き込まれる。本実施例において、画像データS101は、60Hz、5ビット長としている。

【0070】フレームメモリ11への書き込み制御は、メモリ制御回路22から出力される上画面用メモリ書き込み信号WEUバーによって行われる。図3(a)に示すように、上画面用メモリ書き込み信号WEUバーは、信号源から上画面の画像表示データが入力される期間 t_0 はLレベルであり、この期間 t_0 において上画面用メモリへの書き込み動作が行なわれる。上画面用メモリ書き込み信号WEUバーは、下画面の画像表示データが入力される期間 t_1 及び垂直帰線期間はHレベルである。この期間 t_1 において、フレームメモリ11の上画面用メモリからの読み出し動作が行われる。尚、図3(a)において、V_{sync}及びH_{sync}は、それぞれ、画像データS101と共に入力される垂直同期信号及び水平同期信号を示している。

【0071】データセクタ回路12には、上画面用メモリ書き込み信号WEUバーと、パルス幅制御回路21から出力されるサブフレームカウント信号SFC₀及びSFC₁とが入力され、これらの信号に基づいてサブフレームが形成される。図4(b)に示すように、(WEUバー, SFC₀, SFC₁)の信号レベルの6通りの組み合わせ(L, L, L)、(L, H, L)、(L, H, H)、(H, L, L)、(H, H, L)、及び(H, H, H)に応じて、6個のサブフレームが形成される。

【0072】信号源から与えられる5ビットの画像データS101は、上画面用メモリ書き込み信号WEUバーによって以下のように制御される。上画面用メモリ書き込み信号WEUバーがLレベルの期間 t_0 においては、

画像データS101は、ライン10aを介してデータセクタ回路12に入力され、同時にライン10bを介してフレームメモリ11に書き込まれる。データセクタ回路12に入力された画像データS101（上画面用）は、後述するように、2値表示データに変換され、3ビットの2値表示データS110として出力される。

【0073】上画面用メモリ書き込み信号WEUバーがHレベル、かつ下画面用メモリ書き込み信号WELバーがLレベルの期間 t_1 の期間は、上画面用フレームメモリ11に書き込まれていた5ビットの画像データ（上画面用）が読み出され、ライン10cを介してデータセクタ回路12に入力される。データセクタ回路12に入力された画像データ（上画面用）は、期間 t_1 の場合と同様に、2値表示データに変換され、3ビットの2値表示データS110として出力される。

【0074】このようにして、データセクタ回路12には、同一の画像データS101（上画面用）が120Hzの周期で入力され、フレーム周波数が2倍になるため、従来例で述べたようなフレームレスポンスの影響を緩和することができる。

【0075】表1は、上記のように設定したサブフレームを用いて32階調表示を行う場合における、各サブフレームの期間(μs)及び電圧振幅(V)の一例を示している。本実施形態による最小のサブフレーム期間は6.0 μs であり、6つのサブフレームを合わせた期間Tは66.0 μs である。従って、最小のサブフレーム期間T/11によって32階調表示を実現できる。

【0076】ここで、従来の重み付けパルス幅変調方式と比較すると、従来の重み付けパルス幅変調方式の場合、32階調表示を実現するためには、最小パルス幅（最小サブフレーム期間 T_1 ）は $T/31$ にする必要があった。本発明によれば、最小パルス幅の減少に起因する表示ムラ等の問題を回避することができる。

【0077】

【表1】

サブフレーム番号	1	2	3	4	5	6
期間(μs)	15.0	12.0	8.0	18.0	9.0	8.0
最大信号電圧(V)	±26.04	±26.04	±26.04	±26.04	±26.04	±26.04
データ信号電圧(V)	±2.12	±2.12	±2.12	±1.06	±1.06	±1.06
オン表示電圧電圧(V)	2.789	2.789	2.789	2.044	2.044	2.044
オフ表示電圧電圧(V)	2.619	2.619	2.619	1.928	1.928	1.928
上段→入力データ→下段	各サブフレームに於ける2値表示データ					実効電圧(V)
00000	ON	ON	ON	ON	ON	2.425
00001	ON	ON	ON	ON	ON	2.437
00010	ON	ON	ON	ON	ON	2.449
00011	ON	ON	ON	ON	ON	2.461
00100	ON	ON	ON	ON	ON	2.473
00101	ON	ON	ON	ON	ON	2.485
00110	ON	ON	ON	ON	ON	2.497
00111	ON	ON	ON	ON	ON	2.509
01000	ON	ON	ON	ON	ON	2.521
01001	ON	ON	ON	ON	ON	2.533
01010	ON	ON	ON	ON	ON	2.545
01011	ON	ON	ON	ON	ON	2.557
01100	ON	ON	ON	ON	ON	2.569
01101	ON	ON	ON	ON	ON	2.581
01110	ON	ON	ON	ON	ON	2.593
01111	ON	ON	ON	ON	ON	2.605
10000	ON	ON	ON	ON	ON	2.617
10001	ON	ON	ON	ON	ON	2.629
10010	ON	ON	ON	ON	ON	2.641
10011	ON	ON	ON	ON	ON	2.653
10100	ON	ON	ON	ON	ON	2.665
10101	ON	ON	ON	ON	ON	2.677
10110	ON	ON	ON	ON	ON	2.689
10111	ON	ON	ON	ON	ON	2.701
11000	ON	ON	ON	ON	ON	2.713
11001	ON	ON	ON	ON	ON	2.725
11010	ON	ON	ON	ON	ON	2.737
11011	ON	ON	ON	ON	ON	2.749
11100	ON	ON	ON	ON	ON	2.761
11101	ON	ON	ON	ON	ON	2.773
11110	ON	ON	ON	ON	ON	2.785
11111	ON	ON	ON	ON	ON	2.797
00000	OFF	OFF	OFF	OFF	OFF	2.300
00001	OFF	OFF	OFF	OFF	OFF	2.312
00010	OFF	OFF	OFF	OFF	OFF	2.324
00011	OFF	OFF	OFF	OFF	OFF	2.336
00100	OFF	OFF	OFF	OFF	OFF	2.348
00101	OFF	OFF	OFF	OFF	OFF	2.360
00110	OFF	OFF	OFF	OFF	OFF	2.372
00111	OFF	OFF	OFF	OFF	OFF	2.384
01000	OFF	OFF	OFF	OFF	OFF	2.396
01001	OFF	OFF	OFF	OFF	OFF	2.408
01010	OFF	OFF	OFF	OFF	OFF	2.420
01011	OFF	OFF	OFF	OFF	OFF	2.432
01100	OFF	OFF	OFF	OFF	OFF	2.444
01101	OFF	OFF	OFF	OFF	OFF	2.456
01110	OFF	OFF	OFF	OFF	OFF	2.468
01111	OFF	OFF	OFF	OFF	OFF	2.480
10000	OFF	OFF	OFF	OFF	OFF	2.492
10001	OFF	OFF	OFF	OFF	OFF	2.504
10010	OFF	OFF	OFF	OFF	OFF	2.516
10011	OFF	OFF	OFF	OFF	OFF	2.528
10100	OFF	OFF	OFF	OFF	OFF	2.540
10101	OFF	OFF	OFF	OFF	OFF	2.552
10110	OFF	OFF	OFF	OFF	OFF	2.564
10111	OFF	OFF	OFF	OFF	OFF	2.576
11000	OFF	OFF	OFF	OFF	OFF	2.588
11001	OFF	OFF	OFF	OFF	OFF	2.600
11010	OFF	OFF	OFF	OFF	OFF	2.612
11011	OFF	OFF	OFF	OFF	OFF	2.624
11100	OFF	OFF	OFF	OFF	OFF	2.636
11101	OFF	OFF	OFF	OFF	OFF	2.648
11110	OFF	OFF	OFF	OFF	OFF	2.660
11111	OFF	OFF	OFF	OFF	OFF	2.672

【0078】表1に示す例では、入力される5ビットの画像データS101(2⁵=32階調)に対して、6個のサブフレームを設けている。まず、5ビットの画像データは、ビット値に応じて、サブフレーム毎に2値(オンまたはオフ)のいずれかが設定された2値表示データ(即ち、6ビットのデータ)に変換される。そして、各サブフレームの2値データに従って、サブフレーム毎に設定されたオン表示電圧もしくはオフ表示電圧のどちらかが、そのサブフレームの間印加される。表1の実効電圧の欄は、6つのサブフレーム期間を通じて得られる実効電圧値を示している。

【0079】正確な実効電圧値は、上記の式(2)に従って各サブフレーム期間T_k及び各サブフレームの電圧値V_kから計算して求められるが、実用上は、より簡易な方法を用いて実効電圧値を設定することができる。以下、表1の例を用いて説明する。

【0080】表1における各サブフレーム期間T_k(μs)及び各サブフレームのデータ信号の電圧値V_k(V)(k=1~6)は、それぞれ、下記の式(9)及び(10)に示す比例関係が成り立っている。

【0081】

【数9】

$$T_1:T_2:T_3:T_4:T_5:T_6=5:4:2:6:3:2 \quad (9)$$

30 【0082】

【数10】

$$V_1:V_2:V_3:V_4:V_5:V_6=2:2:2:1:1:1 \quad (10)$$

【0083】各サブフレーム期間T_kにおける2値表示状態H_k(オン)及びL_k(オフ)を、式(9)及び(10)の比例定数を用いて表すと、下記の式(11)のようになる。

【0084】

【数11】

$$\begin{aligned} H_1 &= T_1 \times V_1 \times 1 = 10, & L_1 &= T_1 \times V_1 \times 0 = 0 \\ H_2 &= T_2 \times V_2 \times 1 = 8, & L_2 &= T_2 \times V_2 \times 0 = 0 \\ H_3 &= T_3 \times V_3 \times 1 = 4, & L_3 &= T_3 \times V_3 \times 0 = 0 \\ H_4 &= T_4 \times V_4 \times 1 = 6, & L_4 &= T_4 \times V_4 \times 0 = 0 \\ H_5 &= T_5 \times V_5 \times 1 = 3, & L_5 &= T_5 \times V_5 \times 0 = 0 \\ H_6 &= T_6 \times V_6 \times 1 = 2, & L_6 &= T_6 \times V_6 \times 0 = 0 \end{aligned} \quad (11)$$

【0085】従って、6つのサブフレームを合わせた1フレーム期間では、入力データの階調(5ビット)を表す2値表示データ(6ビット)に対応して、下記の式(12)に示すような32個の整数値を得ることができる。

50 【0086】

【数12】

$$\begin{aligned} H_1+H_2+H_3+H_4+H_5+H_6 &= 33 \\ H_1+H_2+H_3+H_4+H_5+L_6 &= 31 \\ H_1+H_2+H_3+H_4+L_6+H_6 &= 30 \end{aligned}$$

$$\begin{aligned} L_1+L_2+L_3+L_4+H_6+L_6 &= 3 \\ L_1+L_2+L_3+L_4+L_6+H_6 &= 2 \\ L_1+L_2+L_3+L_4+L_6+L_6 &= 0 \end{aligned}$$

(12)

【0087】式(12)からわかるように、1及び32の2つの値を得ることはできないが、それぞれ0及び33で代用することにより、実用上の階調表示において問題はない。実際の実効電圧値の設定においては、例えば、各サブフレーム期間 T_i の比率と、各サブフレームの電圧値 V_i の比率とを先に設定し、各比率を一定に保って各電圧値 V_i の調整を行っている。表1の例では、走査信号電圧の値を固定し、データ信号電圧の値を変化させているが、逆に、データ信号電圧の値を固定し、走査信号電圧の値を変化させてもよい。尚、走査信号電圧及びデータ信号電圧両方の値を変化させる場合には、簡易的な方法を用いることは困難となるため、上記の式(2)に従って実効電圧値を計算する。

【0088】図4は、表1に示される2値表示データ及び実効電圧値をグラフ化したものである。図4からわかるように、表1に従って各サブフレームの期間及び印加電圧を設定することにより、全サブフレーム期間から得られる実効電圧値によって、所定の階調表示を行うこと

ができる。

【0089】データセクタ回路12からは、表1及び図4に示されるような2値表示データS110が出力される。ただし、ここで設定したサブフレーム数は6個であるが、実際には上述のように120Hzの倍速駆動によって同一のデータが2回出力されるため、2値表示データはS110は、3ビットずつ2回に分けて出力される。すなわち、図3(b)に示すように、上画面用メモリ書き込み信号WEUバーがLレベルの期間及びHレベルの期間に対して、各々3個のサブフレームを設けるため、各期間とも1つの水平同期期間に対応して出力される2値表示データは3ビットとなる。

【0090】各サブフレームの期間及び電圧振幅は、表1に示す例に限られず、液晶パネル6の応答特性や行及び列ドライバ群4及び5の耐圧等に合わせて設定することができる。

【0091】表2は、4ビット長の入力画像データS101(2⁴=16階調表示)に対して4個のサブフレームを設定する場合を示している。図5は、表2に示される2値表示データ及び実効電圧値をグラフ化したものである。また、図6は、4ビット長の入力画像データS101に対応する表示データ変換回路1の構成を示している。

【0092】

【表2】

サブフレーム番号	1	2	3	4	
期間 (μs)	26.4	8.6	26.4	8.6	
走査信号電圧 (V)	±26.04	±26.04	±26.04	±26.04	
データ信号電圧 (V)	±2.12	±2.12	±1.06	±1.06	
オン表示実効電圧 (V)	2.792	2.792	2.048	2.048	
オフ表示実効電圧 (V)	2.621	2.621	1.932	1.932	
上位4ビットデータD4～D1	各サブフレームにおける2値表示データ				実効電圧 (V)
1 1 1 1	ON	ON	ON	ON	2.445
1 1 1 0	ON	ON	ON	OFF	2.416
1 1 0 1	ON	ON	OFF	ON	2.426
1 1 0 0	ON	ON	OFF	OFF	2.417
1 0 1 1	ON	ON	ON	OFF	2.407
1 0 1 0	ON	ON	OFF	ON	2.398
1 0 0 1	ON	ON	OFF	OFF	2.388
1 0 0 0	ON	ON	OFF	OFF	2.379
0 1 1 1	ON	OFF	ON	ON	2.369
0 1 1 0	ON	OFF	ON	OFF	2.359
0 1 0 1	ON	OFF	ON	ON	2.349
0 1 0 0	ON	OFF	ON	OFF	2.340
0 0 1 1	ON	OFF	OFF	ON	2.330
0 0 1 0	ON	OFF	OFF	OFF	2.320
0 0 0 1	ON	OFF	OFF	ON	2.310
0 0 0 0	ON	OFF	OFF	OFF	2.300

【0093】表2に示されるようにサブフレームを設定すると、各サブフレームを入力画像データS101の階

調ビットに対応させることができるため、2値表示データS110は入力画像データS101と同じになる。従

って、画像データS101（上画面用）が入力される期間 t_0 においては、この期間 t_0 において必要な2値データS110（2ビット分）に対応する上位2ビットがライン10aを介してデータセクタ回路12に入力される。同時に、画像データS101（上画面用）の残りの下位2ビットは、ライン10bを介してフレームメモリ11に書き込まれる（図6参照）。

【0094】期間 t_0 において、データセクタ回路12は、図5に示すように、入力される画像データS101の2ビットに所定のサブフレーム期間を割り当て、2ビットの2値データS110を出力する。期間 t_1 においては、フレームメモリ11に書き込まれていた画像データS101（下位2ビット分）が、ライン10cを介してデータセクタ回路12に入力される。データセクタ回路12は、同様にして下位2ビットに所定のサブフレーム期間を割り当て、2ビットの2値データS110を出力する。

【0095】このように、フレームメモリ11には、入力画像データS101の下位2ビット（2値表示データS110のサブフレーム番号3及び4に使用する2ビット）のみを読み書きするだけでよい。従って、2値表示データS110の各サブフレームを入力画像データS101の階調ビットに対応させることにより、フレームメモリ11のメモリ容量を半減することができる。図5からもわかるように、表2に従って各サブフレームの期間及び印加電圧を設定することにより、全サブフレーム期間から得られる実効電圧値によって、所定の階調表示を行うことができる。

【0096】次に、フレームメモリ11のメモリ容量を半減することのできる、表示データ変換回路の別の例を説明する。図7は、表1に示されるような32階調表示を行う表示データ変換回路1'の構成を示している。図7に示すように、表示データ変換回路1'は、フレームメモリ11、データセクタ回路12、及びスイッチ回路14を有している。表示データ変換回路1'においては、上画面用のデータが入力される期間 t_0 において、5ビットの入力画像データS101はまずデータセクタ回路12に入力される。データセクタ回路12は、入力された5ビットの入力画像データS101を、表1及び図4に示されるように6ビットの2値表示データS110に変換する。

【0097】2値表示データS110（6ビット）のうち、期間 t_0 で必要な上位3ビット（サブフレーム番号1～3）がライン10dを介してスイッチ回路14に与えられる。期間 t_0 において、同時に、残りの下位3ビット（サブフレーム番号4～6）は、ライン10eを介してフレームメモリ11に書き込まれる。期間 t_1 においては、フレームメモリ11に書き込まれていた下位3ビット分の2値データS110が読み出され、ライン10fを介してスイッチ回路14に与えられる。

【0098】スイッチ回路14は、期間 t_0 においては、ライン10dを有効とし、ライン10fを無効とする。スイッチ回路14は、例えば、上画面用メモリ書き込み信号WE \overline{U} バーなどを用いて制御すればよい。スイッチ回路14は、期間 t_1 においては、ライン10fを有効とし、ライン10dを無効とする。

【0099】従って、期間 t_0 においては、データセクタ回路12から与えられる2値表示データS110（上位3ビット）がスイッチ回路14を介して出力され、期間 t_1 においては、フレームメモリ11から与えられる2値表示データS110（下位3ビット）がスイッチ回路14を介して出力される。

【0100】上述のように表示データ変換回路1'を構成することにより、フレームメモリ11には3ビット分の2値データS110を読み書きするだけでよく、フレームメモリ11のメモリ容量を半減することができる。

【0101】図8は、パルス振幅制御回路3の構成を示している。図8に示すように、パルス振幅制御回路3は、電圧発生回路31及び電圧セクタ回路32を含んでいる。電圧発生回路31は、表1に示されるすべての走査信号電圧（ $\pm V_{s1} \sim \pm V_{s6}$ ）及びデータ信号電圧（ $\pm V_{d1} \sim \pm V_{d6}$ ）を生成する。電圧セクタ回路32には、タイミング制御回路2から出力される上画面用メモリ書き込み信号WE \overline{U} バーと、サブフレームカウンタ信号SFC $_i$ 及びSFC $_i$ が入力される。電圧セクタ回路31は、各サブフレームで使用する走査信号電圧及びデータ信号電圧を、表1に基づいて選択し、行ドライバ群4および列ドライバ群5へ印加する走査信号S320及びデータ信号S310のそれぞれの電圧振幅（ $\pm V_{s1}$ 及び $\pm V_{d1}$ ）を決定する。

【0102】以上のようにして、サブフレーム毎に走査信号S320及びデータ信号S310の印加期間と印加電圧とを決定し、行ドライバ群4および列ドライバ群5を介して走査信号S320及びデータ信号S310を液晶パネル6に印加することにより、所定の階調表示が得られる。

【0103】図9は、液晶パネル6に印加される走査信号S410及びデータ信号S510の波形を示している。表1に従って、走査信号S410として、選択期間中は全サブフレーム期間に対し、+26.04V（サブフレーム1～3）または-26.04V（サブフレーム4～6）の電圧が印加され、非選択期間中は0Vの電圧が印加される。

【0104】また、データ信号S510としては、2値表示データS110に応じて、サブフレーム1からサブフレーム3までは ± 2.12 Vの電圧が、サブフレーム4からサブフレーム6までは ± 1.06 Vの電圧が印加される。ここで、サブフレーム1からサブフレーム3まではオン表示の電圧を-2.12V、オフ表示の電圧を+2.12とし、サブフレーム4からサブフレーム6ま

ではオン表示の電圧を+1.06V、オフ表示の電圧を-1.06Vとしている。

【0105】なお、図9に示されるデータ信号S510において、データ信号のビット値(11111)はオン表示、ビット値(00000)はオフ表示、そしてビット値(10000)はオン表示とオフ表示との2分の1輝度の中間調表示を行う波形を表している。

【0106】また、図10は印加電圧の実効値と液晶パネル6の透過率との相関を示している。図10からわかるように、オフ電圧(2.300V)からオン電圧

(2.445V)まで、ほぼリニアに32段階で透過率が変化しており、本実施形態により、良好な階調表示を得ることができる。

【0107】このように、実施形態1による液晶表示装置及びその駆動方法によれば、最小のサブフレーム期間をあまり減少させることなく、多階調表示を実現できるので、フレーム変調方式で生じるような画像のチラツキや、パルス幅変調方式で生じるような表示ムラを抑制でき、振幅変調方式ほど回路規模の増大を招くことなく、高品位な多階調表示が得られる。

【0108】(実施形態2)実施形態1では、線順次駆動方式の液晶表示装置による実施形態について説明したが、本発明は、複数ラインもしくは全数ライン選択駆動方式の液晶表示装置にも同様に適用でき、多階調表示を行うことができる。本実施形態においては、複数ラインもしくは全数ライン選択駆動方式を採用した液晶表示装置200を模式的に示している。

【0109】図11に示されるように、液晶表示装置200は、表示データ変換回路1"、タイミング制御回路2'、パルス振幅制御回路3'、行ドライバ群4'、列ドライバ群5'、及び液晶パネル6を有している。実施形態1で説明した液晶表示装置100と比較して、液晶表示装置200においては、表示データ変換回路1"がさらに直交変換回路13を備え、タイミング制御回路2'が更に直交行列発生回路24を備えている。また、液晶パネル6以外は、同時選択行の増加に伴う回路変更がなされる。

【0110】以下、実施形態1と異なる点を中心に液晶表示装置200の構成及び動作を説明する。なお、ここでは同時選択ライン数を4本とし、実施形態1と同様のカラー液晶パネルを使用している。即ち、液晶パネル6は、上下各画面の行電極数Nが240本、列電極数Mが1920本(=640本×RGB)、しきい値電圧2.3V、及び応答速度($\tau_r + \tau_d$)130msである。本実施形態においても、以下、上画面に対して32階調表示を行う場合について説明する。下画面に対しても、上画面と同様にして階調表示が行なわれる。

【0111】液晶表示装置200の表示データ変換回路1"において、入力画像データS101は、シリアルに

入られる。液晶表示装置200は同時選択ライン方式であるため、フレームメモリ11'に書き込まれた画像データは、1画面(上画面)分の240行×1920列の画像データのうち、同時に選択される4本の行電極61に対応する4行×1920列の画像データが列毎に読み出される。読み出された画像データは、データセクタ回路12によって実施形態1と同様の処理を行った後、2値表示データS120として、直交変換回路13に出力される。

10 【0112】タイミング制御回路2'には、垂直同期信号、水平同期信号、及びクロック信号が入力され、システム全体のタイミング制御を行う。タイミング制御回路2'は、各サブフレーム毎に独立した期間を設定するパルス幅制御回路21、メモリ制御回路22'、行ドライバ群4および列ドライバ群5を動作させるタイミング信号を生成するドライバ制御回路23'、及び直交行列発生回路24を備えている。

20 【0113】パルス幅制御回路21及びメモリ制御回路22'からは、表示データ変換回路1"の動作を制御する各種の制御信号S250が出力される。また、直交行列発生回路24は、例えば、下記に示す式(13)で表されるような4行4列の直交行列±Fを生成し、表示データ変換回路1"の直交変換回路24に出力する。

【0114】

【数13】

$$\pm F = \begin{bmatrix} 1 & 1 & 1 & 1 \\ 1 & -1 & -1 & 1 \\ 1 & -1 & 1 & -1 \\ 1 & 1 & -1 & -1 \end{bmatrix} \quad (13)$$

30 【0115】直交変換回路13は、データセクタ回路12から与えられる2値表示データS120を、直交行列±Fを用いて直交変換し、変換表示データS130として出力する。

【0116】パルス振幅制御回路3'は、電圧発生回路31'及び電圧セクタ回路32を備えている。パルス振幅制御回路3'は、表示データ変換回路1から出力される変換表示データS130を受け取り、変換表示データS130の値に対応して、各サブフレーム毎に独立した電圧値を設定する。このようにして決定された電圧値は、列ドライバ5-1'、5-2'、・・・、及び5-X'を介して列電極62に印加される。

40 【0117】ここで、一般に、複数ラインもしくは全数ライン選択駆動方式を用いる場合、サブフレーム毎に設定するデータ信号電圧のレベル数は、同時に選択されるライン数によって異なる。同時選択ライン数がL(本実施形態ではL=4)の場合、液晶パネル6上で入力画像データの階調ビットに対応した元の2値表示データS120を表示するためには、各サブフレームにおけるデータ信号電圧は(L+1)レベル必要となる。直交変換の結果に

50 結果に及び、サブフレーム毎に、(L+1)レベルの中

ブフレーム4からサブフレーム6までは±2.12V、±1.06V、及び0Vのいずれかの電圧が印加される。

【0126】このように、実施形態2による液晶表示装置及びその駆動方法により、フレーム変調方式で生じるような画像のチラツキや、パルス幅変調方式で生じるような表示ムラを抑制でき、振幅変調方式ほど回路規模の増大を招くことなく、高品位な多階調表示が得られる。

【0127】(実施形態3)本実施形態では、本発明をフレーム変調方式に適用する場合について説明する。既に本発明の基本原理の説明において述べたように、フレーム変調方式においては、各サブフレーム期間 T_k はすべて等しく、1水平走査期間 $T_{H, \dots}$ となるように設定される。各サブフレーム期間 T_k における電圧値 V_k は、各画素において表示すべき階調に応じ、各フレームにおける対応する水平走査期間毎に独立に設定される。

【0128】本実施形態による液晶表示装置の構成は、実施形態1による液晶表示装置100(線順次駆動方式の場合)、あるいは実施形態2による液晶表示装置200(複数あるいは全数ライン選択方式の場合)とほぼ同様である。本実施形態においては各サブフレーム期間 T_k がすべて等しく設定されるため、タイミング制御回路2及び2'におけるパルス制御回路21を削除することができ、回路規模をより縮小できる。以下、例として、線順次駆動方式の場合について説明する。

【0129】図13は、本発明をフレーム変調方式に適用した場合の液晶表示装置300の構成を示している。図13に示されるように、表示データ変換回路1はフレームメモリ11及びデータセクタ回路12を備えている。また、タイミング制御回路2は、メモリ制御回路22及びドライバ制御回路23を備えており、パルス制御回路21が不要となる。その他の構成は液晶表示装置100の場合と同様である。

【0130】本実施例においても、表示データ変換回路1には、画像データS101が1フレーム単位で入力される。本実施例においては、表示すべき階調数に応じ、複数フレームの期間において、入力画像データの階調ビット数と同数以上のサブフレームを設定する。例えば、 n 個のサブフレームを設定する場合、フレームメモリ11は、1フレーム分の画像データを受け取り、その画像データを n フレームの期間保持する。1フレームの画像データは n フレーム期間の対応する水平走査期間(サブフレーム)に分配されて表示されることになる。

【0131】データセクタ回路12は、1フレーム分の入力画像データS101(階調ビット)を、実施形態

$$T_1:T_2:T_3:T_4:T_5:T_6:T_7:T_8=1:1:1:1:1:1:1:1$$

【0139】

$$V_1:V_2:V_3:V_4:V_5:V_6:V_7:V_8=6:5:3:2:6:5:4:2$$

【0140】各サブフレーム期間 T_k における2値表示状態 H_k (オン)及び L_k (オフ)を、式(14)及び

1の場合と同様にして n ビットの2値表示データS110に変換する。2値表示データのビット数 n は、上述のように、入力画像データの階調ビット数以上に設定される。実施形態1の場合と同様に、2値表示データS110の各ビットがサブフレームに対応する。ただし、各サブフレーム期間 T_k は一定値(水平走査期間 $T_{H, \dots}$)である。

【0132】パルス振幅変調回路3は、表示データ変換回路1から与えられる2値表示データS110を受け取り、各サブフレームに独立した所定の電圧値を設定する。変換された信号は、実施形態1の場合と同様に、列ドライバ群5及び行ドライバ群4を介して液晶パネル6に印加される。

【0133】フレーム変調方式においては複数フレームによる時間平均をとるため、1フレーム分(即ち n ビット分)の2値表示データS110は、 n フレームの期間をかけて液晶パネル6に表示される。各画素に表示用の電圧信号が印加される時間 T は、 $T=n \times T_{H, \dots}$ である。

【0134】また、本実施形態においても、フレームメモリ11に入力画像データS101ではなく2値表示データS110を書き込むように、表示データ変換回路1を構成することも可能である。しかし、フレーム変調方式の場合、各サブフレーム期間が一定という条件があるため、パルス幅変調方式に比べて設定するサブフレーム数が増加する。従って、入力画像データS101を2値表示データS110に変換してからフレームメモリ11に読み書きすると、却ってフレームメモリ11のメモリ容量を増加させることになる。

【0135】次に、本発明をフレーム変調方式に適用する場合における、各サブフレームの電圧値の設定について具体的に説明する。入力される5ビットの画像データS101に対して、8個のサブフレームを設けることにより、 $2^5=32$ 階調を行う場合について説明する。

【0136】正確な実効電圧値は、実施形態1の場合と同様、上記の式(2)に従って各サブフレーム期間 T_k ($=T_{H, \dots}=\text{const.}$)及び各サブフレームの電圧値 V_k から計算して求められるが、実用上は、より簡易な方法を用いて実効電圧値を設定することができる。

【0137】まず、各サブフレーム期間 T_k (μs)及び各サブフレームのデータ信号の電圧値 V_k (V)($k=1\sim 8$)に対し、例えば、それぞれ下記の式(14)及び(15)に示すような比例関係を設定する。

【0138】

【数14】

(14)

【数15】

(15)

(15)の比例定数を用いて表すと、下記の式(16)のようになる。

【0141】

【数16】

$$\begin{aligned}
 H_1 &= T_1 \times V_1 \times X_1 = 6, & L_1 &= T_1 \times V_1 \times X_0 = 0 \\
 H_2 &= T_2 \times V_2 \times X_1 = 5, & L_2 &= T_2 \times V_2 \times X_0 = 0 \\
 H_3 &= T_3 \times V_3 \times X_1 = 3, & L_3 &= T_3 \times V_3 \times X_0 = 0 \\
 H_4 &= T_4 \times V_4 \times X_1 = 2, & L_4 &= T_4 \times V_4 \times X_0 = 0 \\
 H_5 &= T_5 \times V_5 \times X_1 = 6, & L_5 &= T_5 \times V_5 \times X_0 = 0 \\
 H_6 &= T_6 \times V_6 \times X_1 = 5, & L_6 &= T_6 \times V_6 \times X_0 = 0 \\
 H_7 &= T_7 \times V_7 \times X_1 = 4, & L_7 &= T_7 \times V_7 \times X_0 = 0 \\
 H_8 &= T_8 \times V_8 \times X_1 = 2, & L_8 &= T_8 \times V_8 \times X_0 = 0
 \end{aligned} \quad (16)$$

【0142】従って、8つのサブフレームを合わせた8フレームの期間（時間平均される期間）では、入力データの階調（5ビット）を表す2値表示データ（8ビット）に対応して、下記の式（17）に示すような32個の整数値を得ることができる。

【0143】

【数17】

$$\begin{aligned}
 H_1 + H_2 + H_3 + H_4 + H_5 + H_6 + H_7 + H_8 &= 33 \\
 H_1 + H_2 + H_3 + H_4 + H_5 + H_6 + H_7 + L_8 &= 31 \\
 H_1 + H_2 + L_3 + H_4 + H_5 + H_6 + H_7 + H_8 &= 30 \\
 \hline
 L_1 + L_2 + H_3 + L_4 + L_5 + L_6 + H_7 + L_8 &= 3 \\
 L_1 + L_2 + L_3 + L_4 + L_5 + L_6 + H_7 + H_8 &= 2 \\
 L_1 + L_2 + L_3 + L_4 + L_5 + L_6 + L_7 + L_8 &= 0
 \end{aligned} \quad (17)$$

【0144】式（17）からわかるように、1及び32の2つの値を得ることはできないが、それぞれ0及び33で代用することにより、実用上の階調表示において問題はない。

【0145】この例では、走査信号電圧の値を固定し、データ信号電圧の値を変化させているが、逆に、データ信号電圧の値を固定し、走査信号電圧の値を変化させてもよい。尚、走査信号電圧及びデータ信号電圧両方の値を変化させる場合には、簡易的な方法を用いることは困難となるため、上記の式（2）に従って実効電圧値を計算する。

【0146】また、本実施形態によれば、各画素において階調表示を行うために時間平均をとるべきフレームの数 n は、従来よりも少なくすることができる。例えば、走査信号電圧を±2.04V（一定）とし、各サブフレーム期間 T_i におけるデータ信号電圧を、奇数フレームに対しては±2.12V、偶数フレームに対しては±1.06Vと設定することにより、2フレーム（ $n=2$ ）によって4階調表示を行うことができる。これに比較して、従来のフレーム変調方式では、2フレームによっては3階調表示しか行うことができない。

【0147】上述の液晶表示装置300の場合、フレームメモリ11に書き込んだ1フレーム分の入力画像データS101を、時間平均すべき複数（ n ）フレームの期間保持している。即ち、 n フレーム期間の間、同一の入力画像データS101が保持されることになる。このような n フレーム期間にわたる時間平均は、実質的な静止画表示においては問題がない。しかし、動画表示におい

ては、入力画像データの階調ビット数が増加して時間平均すべきフレームの数 n が大きくなると、 n フレームの期間中に入力画像データS101が切り替わる場合がでてくる。即ち、入力画像データS101の切り替わる周期が n フレームの期間よりも小さくなる場合、連続した入力画像データに欠落が生じていわゆるコマ落ちした表示となる。

【0148】図14は、このような問題を回避し、例えば1フレーム毎に入力画像データが切り替わる動画表示に対応できる液晶表示装置400の構成例を示している。図14に示されるように、液晶表示装置400において、タイミング制御回路2²は、メモリ制御回路2²、ドライバ制御回路2³、及びフレームカウンタ2⁵を備えている。通常のフレーム変調方式による動画表示の場合と同様に、フレームカウンタ2⁵の出力値及び入力画像データS101の値（階調レベル）とから、現在のフレーム（即ち、現在のサブフレーム期間）においてオン表示するかオフ表示するかが決定される。

【0149】図14に示されるように、1フレーム毎に出力画像データが変更される場合、表示データ変換回路1に入力された入力画像データS101は、まずデータセクタ回路1²において2値データに変換される（表示データ変換回路1の構成は、図7に示す構成と同様となる）。例えば、入力画像データS101として、5ビット長の階調データがシングルスキャンで入力される場合について説明する。シングルスキャンの入力画像データを、デュアルスキャンで液晶パネルに表示する場合、入力画像データの1フレーム期間において、液晶パネル上では2回の走査が行なわれる。各フレーム毎に入力画像データが更新されるため、1フレーム期間において必要なデータは2ビット分となる。従って、データセクタ回路1²からは2ビットずつの2値表示データが出力される。図7で説明したのと同様に、このうち1ビットはそのままパルス振幅制御回路3に出力される。残りの1ビットは、一旦フレームメモリ11に書き込まれてから、次のサブフレーム期間（対応する水平走査期間）にパルス振幅制御回路3に出力される。

【0150】以上のように、本発明においては、1フレームの画像表示データに対し、各水平期間毎に階調を表すビット数（階調データのビット長）と同数以上のサブフレームを設け、各サブフレームに独立して電圧振幅を設定することにより、フレーム変調方式で必要となるフレーム数以下のサブフレーム数で所定の階調数を表示する。このことにより、フレーム変調方式で生じるような画像のチラツキを抑制できる。

【0151】（実施形態4）本実施形態では、本発明をフレーム変調方式に適用する場合について説明する。既に本発明の基本原理の説明において述べたように、フレーム変調方式においては、各サブフレーム期間 T_i はすべて等しく、1水平走査期間 $T_{H, \dots}$ となるように設定

される。各サブフレーム期間 T_i における電圧値 V_i は、各画素において表示すべき階調に応じ、各フレームにおける対応する水平走査期間毎に独立に設定される。

【0152】実施形態3では、線順次駆動方式の液晶表示装置による実施形態について説明したが、本実施形態においては、複数ラインもしくは全数ライン選択駆動方式を採用した場合について説明する。

【0153】図15は、本発明をフレーム変調方式に適用し、複数ラインもしくは全数ライン選択駆動方式を採用した場合の液晶表示装置500の構成を示している。この液晶表示装置500は、表示データ変換回路1'、タイミング制御回路2'、パルス振幅制御回路3'、行ドライバ群4'、列ドライバ群5'、及び液晶パネル6を有している。

【0154】以下、液晶表示装置500の構成及び動作を説明する。なお、ここでは同時選択ライン数を4本とし、実施形態1〜3と同様のカラー液晶パネルを使用している。即ち、液晶パネル6は、上下各画面の行電極数 N が240本、列電極数 M が1920本(=640本×RGB)、しきい値電圧2.3V、及び応答速度($\tau_r + \tau_d$)130msである。本実施形態においても、以下、上画面に対して32階調表示を行う場合について説明する。下画面に対しても、上画面と同様にして階調表示が行われる。

【0155】一般に、従来のフレーム変調方式においては、16フレーム程度を使用して16階調表示を行うことが多いが、その際、全画素を同一タイミングで点灯させると画面全体にフリッカが生じる。この対策として、各画素毎に点灯タイミングを異ならせ、画面全体に生じるフリッカを微小面積に拡散させて緩和する方式が広く採用されている。このように、フレーム毎に点灯させる画素の位相を変えるためには、フレームカウンタと垂直方向ドットカウンタ及び水平方向ドットカウンタが必要となる。さらに、これらのカウンタの出力値と入力画像データとを入力し、フレーム毎に各画素をオン表示あるいはオフ表示させるシーケンスを決定するためのデコーダ回路が付加される。

【0156】本実施形態においては、例えば、16フレームを使用して32階調表示を行う場合について説明する。16フレームを使用するため、従来のフレーム変調方式と同じように、全画素を同一タイミングで点灯させると画面全体にフリッカが生じる。この対策として、従来技術と同様に、各画素毎に点灯タイミングを異ならせ、画面全体に生じるフリッカを微小面積に拡散させて緩和している。このように、フレーム毎に点灯させる画素の位相を変えるためのフレームカウンタ25と垂直方向ドットカウンタ26及び水平方向ドットカウンタ27とがタイミング制御回路2'に付加される。さらに、これらのカウンタの出力値と入力画像データS101とを入力信号とし、フレーム毎に各画素をオン表示あ

るいはオフ表示させるシーケンスを決定するためのデコーダ回路14が表示データ変換回路1'に付加される。

【0157】また、実施形態3でも述べたように、フレーム変調方式を使用した場合の動画表示においては、入力画像データの階調ビット数が増加して時間平均すべきフレームの数 n が大きくなると、 n フレームの期間中に入力画像データS101が切り替わる場合がでてくる。即ち、入力画像データS101の切り替わる周期が n フレームの期間よりも小さくなる場合、連続した入力画像データに欠落が生じていわゆるコマ落ちした表示となる。液晶表示装置500は、このような問題を回避し、例えば1フレーム毎に入力画像データが切り替わる動画表示に対応できるような構成となっている。

【0158】図16は表示データ変換回路1'の構成を示している。図16に示すように、表示データ変換回路1'に入力された画像表示データS101は、まずデコーダ回路14に入力される。このとき同時に、タイミング制御回路2'からはフレームカウンタ25と垂直方向ドットカウンタ26及び水平方向ドットカウンタ27の各カウンタの出力値が入力される。デコーダ回路14ではシーケンスに基づき、2ビット分の2値表示データが出力される。例えば、入力の画像表示データS101として、5ビット長の階調データがシングルスキャンで入力される場合について説明する。シングルスキャンの入力データを、デュアルスキャンで液晶パネルに表示する場合、入力画像表示データの1フレーム期間において、液晶パネル上では2回の走査が行われる。このため、1フレーム期間において必要なデータは2ビット分となる。従って、デコーダ回路14からは2ビット分の2値表示データが出力される。

【0159】次に、2ビット分の2値表示データはフレームメモリ11'に書き込まれる。液晶表示装置500は4ライン選択駆動方式であるため、同時に選択される4本の行電極61に対応する4行×1920列の2値表示データが列毎に読み出される。読み出された2ビット分の2値表示データは、データセレクト回路12によって2ビット分のデータから、そのときのフレームに表示される1ビットが選択され、直交変換回路13に出力される。

【0160】タイミング制御回路2'には、垂直同期信号、水平同期信号、及びクロック信号が入力され、システム全体のタイミング制御を行う。タイミング制御回路2'は、メモリ制御回路22'、行ドライバ群4'及び列ドライバ群5'を動作させるタイミング信号を生成するドライバ制御回路23'、及び直交行列発生回路24を備えている。さらに、前述のフレームカウンタ25と垂直方向ドットカウンタ26及び水平方向ドットカウンタ27が付加される。なお、本実施形態においては各サブフレーム期間 T_i がすべて等しく設定される

ため、パルス幅制御回路は削除される。

【0161】メモリ制御回路22'及び各カウンタ25~27からは、表示データ変換回路1'の動作を制御する各種の制御信号S250が出力される。また、直交行列発生回路24は、例えば、実施形態2で述べたような4行4列の直交行列±Fを生成し、表示データ変換回路1'の直交変換回路13に出力する。直交変換回路13は、データセクタ回路12から与えられる2値表示データS120を、直交行列±Fを用いて直交変換し、変換表示データS130として出力する。

【0162】パルス振幅制御回路3'は、実施形態2と同様に、電圧発生回路31'及び電圧セクタ回路を備えている。パルス振幅制御回路3'は、表示データ変換回路1'から出力される変換表示データS130を受け取り、変換表示データS130の値に対応して、各サブフレーム毎に独立した電圧値を設定する。このようにして決定された電圧値は、列ドライバ5-1'、5-2'、...、及び5-X'を介して列電極62に印加される。

【0163】このとき、行ドライバ4-1'、4-2'、...、及び4-Y'からは、直交変換に用いた

$$\begin{aligned} T_1:T_2:T_3:T_4:T_5:T_6:T_7:T_8:T_9:T_{10}:T_{11}:T_{12}:T_{13}:T_{14}:T_{15}:T_{16} \\ = 1:1:1:1:1:1:1:1:1:1:1:1:1:1:1:1 \end{aligned} \quad (18)$$

【0168】

【数19】

$$\begin{aligned} V_1:V_2:V_3:V_4:V_5:V_6:V_7:V_8:V_9:V_{10}:V_{11}:V_{12}:V_{13}:V_{14}:V_{15}:V_{16} \\ = 5:4:5:4:5:4:5:4:5:4:5:4:5:4:5:4 \end{aligned} \quad (19)$$

【0169】各サブフレーム期間 T_k 及における2値表示状態 H_k (オン) 及び L_k (オフ) を、式(18)及び(19)の比例定数を用いて表わすと、下記の式(20)のようになる。

【0170】

【数20】

$$\begin{aligned} H_1 &= T_1 \times V_1 \times X_1 = 5, & L_1 &= T_1 \times V_1 \times X_0 = 0 \\ H_2 &= T_2 \times V_2 \times X_1 = 4, & L_2 &= T_2 \times V_2 \times X_0 = 0 \\ H_3 &= T_3 \times V_3 \times X_1 = 5, & L_3 &= T_3 \times V_3 \times X_0 = 0 \\ H_4 &= T_4 \times V_4 \times X_1 = 4, & L_4 &= T_4 \times V_4 \times X_0 = 0 \\ & & (20) & \\ H_{15} &= T_{15} \times V_{15} \times X_1 = 5, & L_{15} &= T_{15} \times V_{15} \times X_0 = 0 \\ H_{16} &= T_{16} \times V_{16} \times X_1 = 4, & L_{16} &= T_{16} \times V_{16} \times X_0 = 0 \end{aligned}$$

$$\begin{aligned} H_1+H_2+H_3+H_4+H_5+H_6+H_7+H_8+H_9+H_{10}+H_{11}+H_{12}+H_{13}+H_{14}+H_{15}+H_{16} &= 72 \\ H_1+H_2+H_3+H_4+H_5+H_6+H_7+H_8+H_9+H_{10}+H_{11}+H_{12}+H_{13}+H_{14}+H_{15}+L_{16} &= 68 \\ H_1+H_2+H_3+H_4+H_5+H_6+H_7+H_8+H_9+H_{10}+H_{11}+H_{12}+H_{13}+H_{14}+L_{15}+H_{16} &= 67 \\ \hline L_1+L_2+L_3+L_4+L_5+L_6+L_7+L_8+L_9+L_{10}+L_{11}+L_{12}+L_{13}+L_{14}+H_{15}+L_{16} &= 5 \\ L_1+L_2+L_3+L_4+L_5+L_6+L_7+L_8+L_9+L_{10}+L_{11}+L_{12}+L_{13}+L_{14}+L_{15}+H_{16} &= 4 \\ L_1+L_2+L_3+L_4+L_5+L_6+L_7+L_8+L_9+L_{10}+L_{11}+L_{12}+L_{13}+L_{14}+L_{15}+L_{16} &= 0 \end{aligned} \quad (21)$$

【0172】式(21)からわかるように、いくつかの整数値を得ることはできないが、32個以上の整数値が存在することにより、32階調表示を行うことにおいて

は、実用上問題はない。

【0173】印加電圧の振幅を変化させる方法として、走査信号電圧の値を固定し、データ信号電圧の値を

直交行列±Fに基づいて、4本分の走査信号が変換表示データS130に同期して出力される。

【0164】これにより、液晶パネル6上では、変換表示データS130の逆変換が行われ、元の画像データが表示される。

【0165】次に、本実施形態における、各サブフレームの電圧値の設定について具体的に説明する。入力される5ビット長の画像データS101に対して、16個のサブフレームを設けることにより、32階調を行う場合について説明する。実施形態3では印加電圧の振幅を4種類使用したが、ここでは2種類だけとする。すなわち、奇数サブフレームと偶数サブフレームとで振幅を変化させることで、電圧発生回路と電圧セクタ回路を簡素化することができる。

【0166】まず、各サブフレーム期間 T_k 及び各サブフレームのデータ信号の電圧値間 V_k ($k=1\sim16$) に対し、例えば、それぞれ下記の式(18)及び(19)に示すような比例関係を設定する。

【0167】

【数18】

【0171】

【数21】

30

50

変化させる方法、逆に、データ信号電圧の値を固定し、走査信号電圧の値を変化させる方法、あるいは、走査信号電圧とデータ信号電圧の両方の値を変化させる方法が考えられるが、いずれの方法でもよい。

【0174】また、本実施形態によれば、各画素において階調表示を行うための時間平均をとるべきフレームの数 n は、従来よりも少なくすることができる。例えば、走査信号電圧を一定とし、各サブフレーム期間 T_i におけるデータ信号電圧を、奇数フレームと偶数フレームとで変化させることにより、2フレーム($n=2$)によって4階調表示を行うことができる。逆にデータ信号電圧を一定とし、各サブフレーム期間 T_i における走査信号電圧を、奇数フレームと偶数フレームとで変化させることによっても、2フレーム($n=2$)によって4階調表示を行うことができる。これに比較して、従来のフレーム変調方式では、2フレームによっては3階調表示しか行うことができない。

【0175】図17は従来のフレーム変調方式で使用するフレーム数とそのとき取り得る階調数を示したものである。この図において横軸はフレーム数 n を、縦軸は取り得る階調数 g を示している。従来のフレーム変調方式では以下の関係式が成り立つ。

【0176】

【数22】

$$g = n + 1 \quad (22)$$

【0177】図18は本発明をフレーム変調方式に適用する場合における、使用するフレーム数とそのとき取り得る階調数の一例を示したものである。ここでは、奇数フレームと偶数フレームのデータ信号電圧の振幅比を5:4としている。この図においても横軸はフレーム数 n を、縦軸は取り得る階調数 g を示している。このように、電圧振幅を2種類使用すれば、以下の関係式が成り立ち、従来のフレーム変調方式と同数のフレーム数でも多くの階調数を取ることができることがわかった。

【0178】

【数23】

$$g \leq \frac{n}{2} + 1^2 \quad (\text{ただし } \frac{n}{2} \text{ は整数}) \quad (23)$$

【0179】さらに電圧振幅を3種類以上使用した場合、同数のフレーム数で取り得る階調数はさらに増加することは明らかである。以上のように電圧振幅の種類を m とすると、以下の関係式が成り立つことがわかった。

【0180】

【数24】

$$g \leq \left(\frac{n}{m} + 1\right)^m \quad (\text{ただし、} \frac{n}{m} \text{ は整数}) \quad (24)$$

【0181】このように、実施形態4による液晶表示装置及びその駆動方法によれば、従来のフレーム変調方式において、多階調表示データを表示するために必要とし

ていたフレーム数を減少して、所定の階調数を表示することができる。このことにより、従来のフレーム変調方式で生じるような画像のチラツキを抑制できる。

【0182】また、更にチラツキを削減するため、使用するフレーム数を例えば8フレーム程度として16階調表示を行い、これにディザ法や誤差拡散法等の面積階調方式を組み合わせ、32階調以上の表示を行うこともできる。

【0183】従来のフレーム変調方式と比較しても、同程度の回路規模で実現できるため、コストアップすることなく、チラツキの少ない多階調表示を行うことができる。

【0184】

【発明の効果】上述のように、本発明においては、1フレームの画像表示データに対し、各水平期間毎に階調を表すビット数(階調データのビット長)と同数以上のサブフレームを設け、各サブフレームに独立して電圧振幅を設定することにより、パルス幅変調方式及びフレーム変調方式で必要となるフレーム数以下のサブフレーム数で所定の階調数を表示する。このことにより、フレーム変調方式で生じるような画像のチラツキや、パルス幅変調方式で生じる表示ムラを抑制できる。

【0185】しかも、1フレームの画像表示データは、各サブフレーム毎に2値表示データとして処理されるため、振幅変調方式で必要となる2乗和計算及び開平計算を行う複雑で大規模な演算回路と、アナログ値で変化する電圧振幅を出力する高精度な液晶ドライバとを除去できる。

【0186】また、各サブフレーム期間を独立に設定することにより、パルス幅変調方式で問題となっていた、階調数の増加に伴い最小パルス幅が狭くなるために生じる波形歪みに起因する表示ムラを緩和できる。

【0187】さらに、各サブフレーム毎に独立した電圧振幅を設定することにより、液晶パネルの応答特性や液晶ドライバの耐圧等に合わせた最適な表示装置を構成することが可能となる。

【0188】このように、本発明に係る液晶パネルの駆動方法によれば、従来の階調方式で問題であった、フレーム変調方式で生じるような画像のチラツキや、パルス幅変調方式で生じる表示ムラを抑制し、振幅変調方式ほど回路規模の増大を招くことなく、多階調表示が可能となる。

【図面の簡単な説明】

【図1】本発明の1つの実施形態による液晶装置及びその駆動方法を説明するための図である。

【図2】本発明の1つの実施形態による液晶表示装置における、表示データ変換回路の構成の一例を示す図である。

【図3】(a)及び(b)は、本発明の1つの実施形態による液晶表示装置におけるタイミング制御回路におけ

る各種タイミング信号及びサブフレームの構成の一例を示す図である。

【図4】本発明の1つの実施形態による液晶表示装置における、表示データ変換回路で生成される2値表示データ信号及び対応する実効電圧の一例を示す図である。

【図5】本発明の1つの実施形態による液晶表示装置における、表示データ変換回路で生成される2値表示データ信号及び対応する実効電圧のもう1つの例を示す図である。

【図6】本発明の1つの実施形態による液晶表示装置における、表示データ変換回路の構成のもう1つの例を示す図である。

【図7】本発明の1つの実施形態による液晶表示装置における、表示データ変換回路の構成のまた別の例を示す図である。

【図8】本発明の1つの実施形態による液晶表示装置における、パルス振幅制御回路の構成の一例を示す図である。

【図9】本発明の1つの実施形態による液晶表示装置において液晶パネルに印加される走査信号及びデータ信号の波形の一例を示す図である。

【図10】印加される実効電圧と液晶パネルの透過率との相関を示す図である。

【図11】本発明のもう1つの実施形態による液晶装置及びその駆動方法を説明するための図である。

【図12】本発明のもう1つの実施形態による液晶表示装置において液晶パネルに印加される走査信号及びデータ信号の波形の一例を示す図である。

【図13】本発明のまた別の実施形態による液晶装置及びその駆動方法を説明するための図である。

【図14】本発明のまた別の実施形態による液晶装置及

びその駆動方法を説明するための図である。

【図15】本発明のまた別の実施形態による液晶装置及びその駆動方法を説明するための図である。

【図16】本発明のまた別の実施形態による液晶装置及びその駆動方法を説明するための図である。

【図17】従来のフレーム変調方式によるフレーム数に対する可能な階調数を示す図である。

【図18】本発明をフレーム変調方式に適用した場合のフレーム数に対する可能な階調数を示す図である。

10 【符号の説明】

1、1'、1"、1' ' ' 表示データ変換回路

2、2'、2"、2' ' ' タイミング制御回路

3、3' パルス振幅制御回路

4、4' 行ドライバ群

5、5' 列ドライバ群

6 液晶パネル

11、11' フレームメモリ

12 データセクタ回路

13 直交変換回路

20 21 パルス幅制御回路

22、22' メモリ制御回路

23、23' ドライバ制御回路

24 直交行列発生回路

31、31' 電圧発生回路

32 電圧セクタ回路

4-1~4-Y、4-1'~4-Y' 行ドライバ

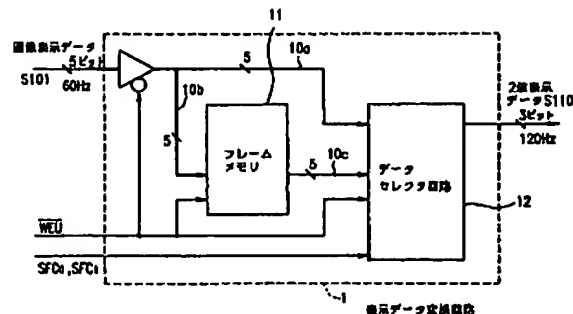
5-1~5-X、5-1'~5-X' 列ドライバ

61 行電極

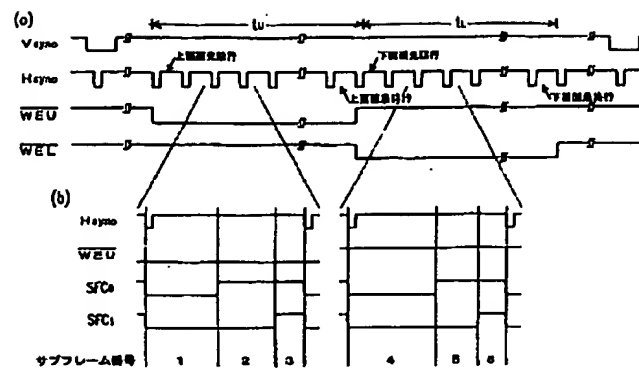
62 列電極

30 100、200、300、400、500 液晶表示装置

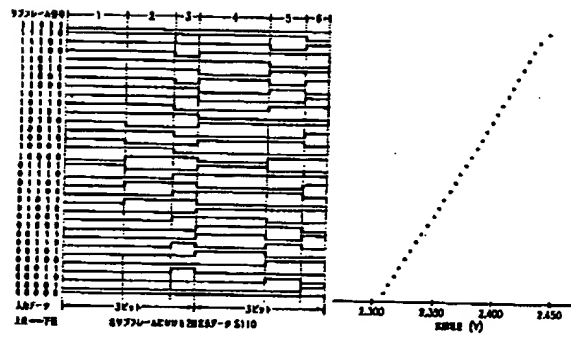
【図2】



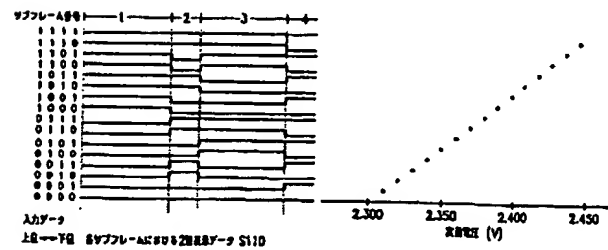
【図3】



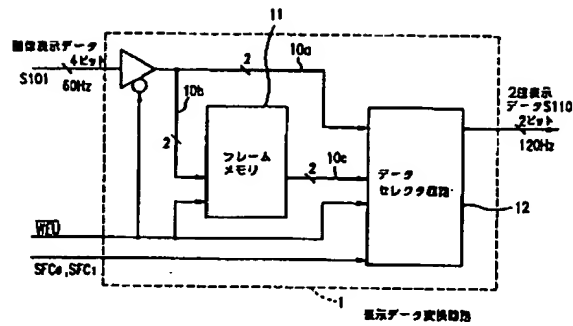
【図4】



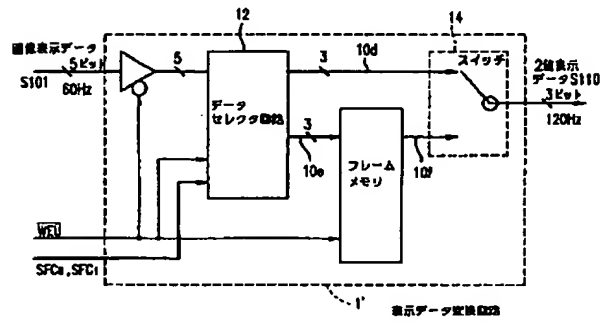
【図5】



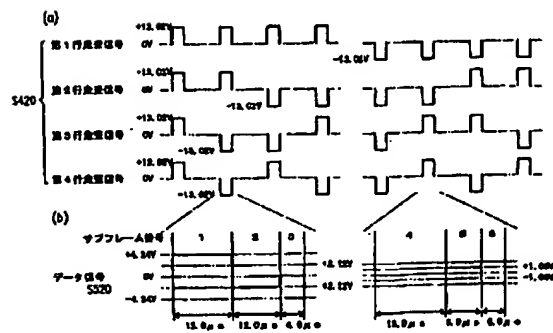
【図6】



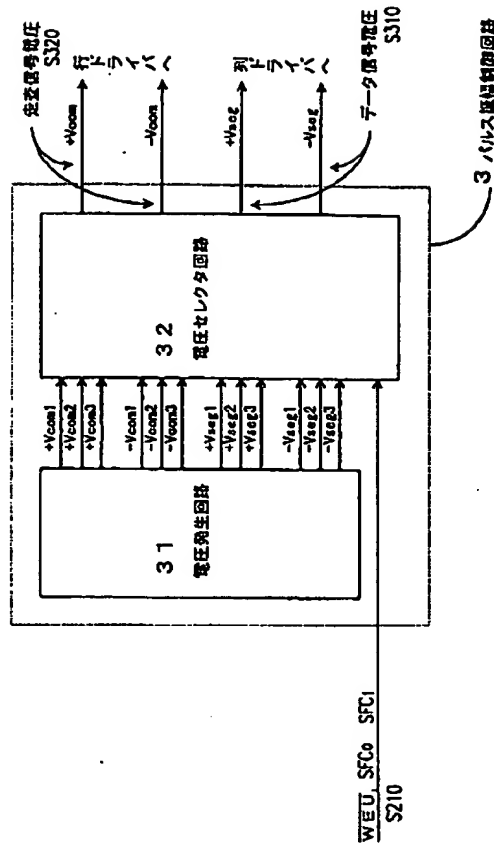
【図7】



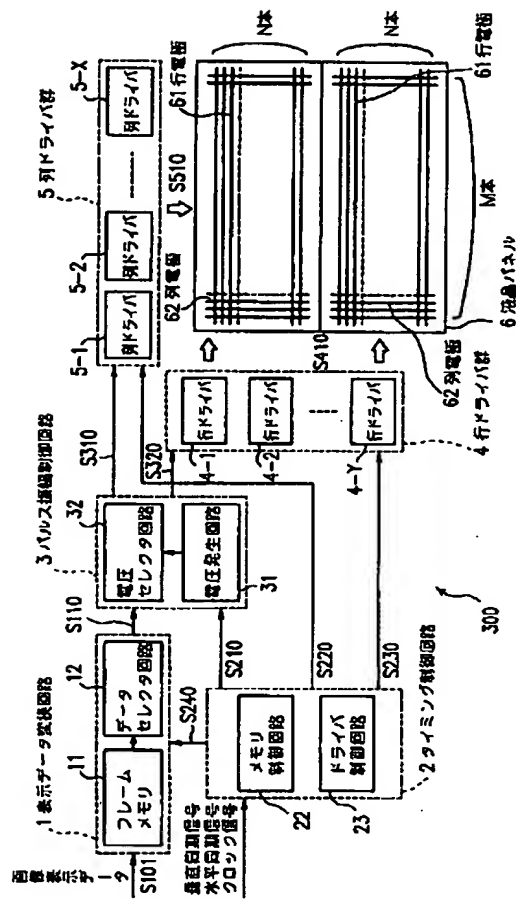
【図12】



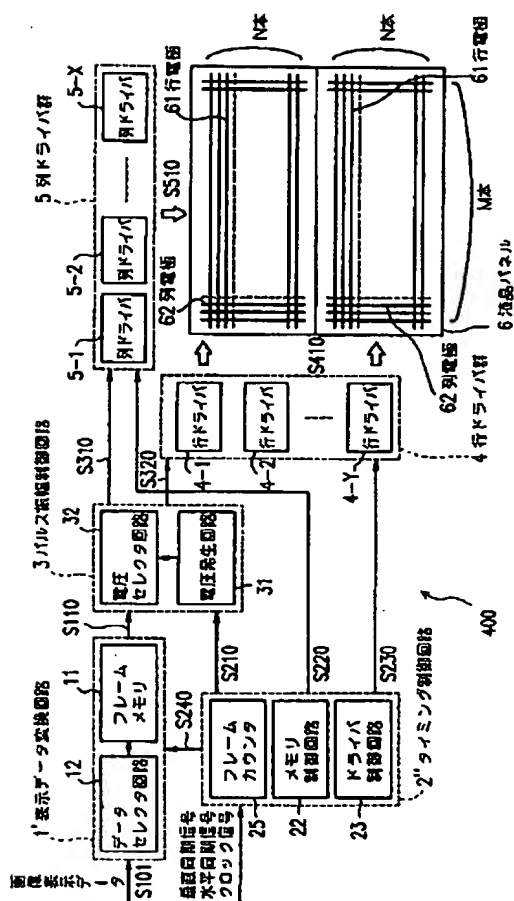
[図 8]



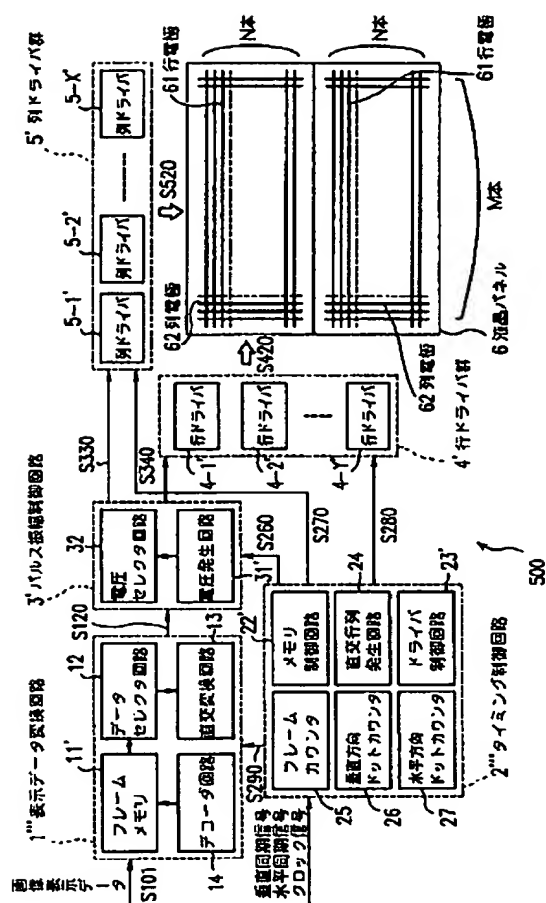
[図13]



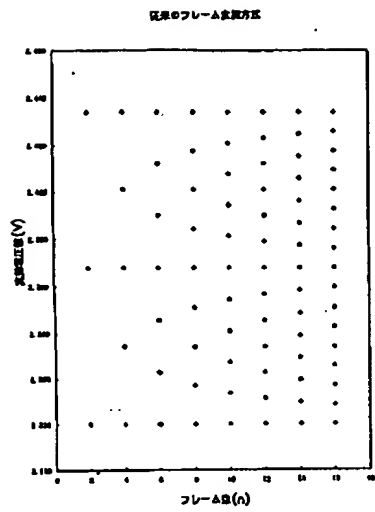
【图 14】



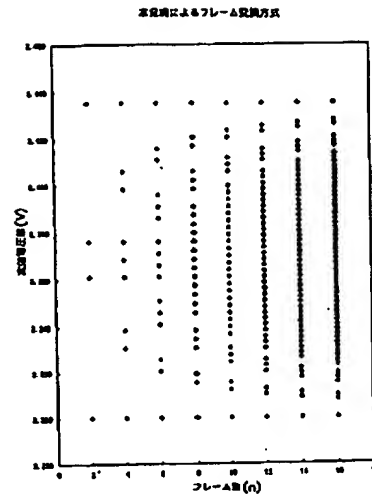
【图 15】



【図17】



【図18】



(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **09319342 A**(43) Date of publication of application: **12.12.97**

(51) Int. Cl.

G09G 3/36**G02F 1/133**(21) Application number: **09005110**(71) Applicant: **SHARP CORP**(22) Date of filing: **14.01.97**(72) Inventor: **ANZAI NORIO**(30) Priority: **26.03.96 JP 08 70785**(54) **LIQUID CRYSTAL DISPLAY DEVICE, AND
DRIVING METHOD FOR THE DEVICE**

(57) Abstract

PROBLEM TO BE SOLVED: To perform a multilevel display without increasing the scale of circuitry by impressing effective voltages in accordance with the gradation bits of input picture data on liquid crystal layers to suppress a picture flicker and a display unevenness.

SOLUTION: A row driver group 4 impresses a scanning signal on row electrodes 61 of a liquid crystal panel 6 based on a signal S320 to be outputted from a pulse amplitude control circuit 3 and a signal S230 to be outputted from a timing control circuit 2. Similarly, a column drive group 5 impresses a display signal in accordance with inputting picture data S101 on column electrodes 62 of the liquid crystal panel 6 based on a signal S310 to be outputted from the pulse amplitude control circuit 3 and a signal S220 to be outputted from the timing control circuit 2. Liquid crystal layers are held between these row electrodes 61 and column electrodes 62 and respective intersection parts of them correspond to pixels. Then, a display is performed by allowing the liquid crystal layers in respective pixels to change optical states in response to effective voltage values of a driving voltage impressed between the row electrodes 61 and the column electrodes 62.

COPYRIGHT: (C)1997,JPO

